

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application: 2002年 6月24日

出願番号

Application Number: 特願2002-182510

[ ST.10/C ]:

[ J P 2002-182510 ]

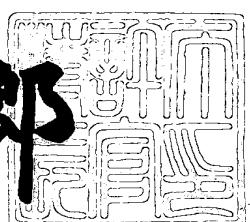
出願人

Applicant(s): 松下電器産業株式会社

2003年 5月20日

特許庁長官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2003-3037458

【書類名】 特許願  
【整理番号】 2033830167  
【提出日】 平成14年 6月24日  
【あて先】 特許庁長官 殿  
【国際特許分類】 H01L 27/00  
H01L 27/14

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地  
式会社内

【氏名】 生嶋 君弥

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地  
式会社内

【氏名】 萩淵 寛仁

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地  
式会社内

【氏名】 内田 幹也

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100077931

【弁理士】

【氏名又は名称】 前田 弘

【選任した代理人】

【識別番号】 100094134

【弁理士】

【氏名又は名称】 小山 廣毅

【選任した代理人】

【識別番号】 100110939

【弁理士】

【氏名又は名称】 竹内 宏

【選任した代理人】

【識別番号】 100110940

【弁理士】

【氏名又は名称】 嶋田 高久

【選任した代理人】

【識別番号】 100113262

【弁理士】

【氏名又は名称】 竹内 祐二

【選任した代理人】

【識別番号】 100115059

【弁理士】

【氏名又は名称】 今江 克実

【選任した代理人】

【識別番号】 100115510

【弁理士】

【氏名又は名称】 手島 勝

【選任した代理人】

【識別番号】 100115691

【弁理士】

【氏名又は名称】 藤田 篤史

【手数料の表示】

【予納台帳番号】 014409

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0006010

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子デバイスの製造方法

【特許請求の範囲】

【請求項1】 下地層の上に、エッチングストッパー膜を形成する工程（a）と、

上記エッチングストッパー膜に、空洞形成用開口を形成する工程（b）と、

上記空洞形成用開口から上記下地層をエッチングすることにより、上記下地層の一部を柱又は壁として残した状態で仮空洞を形成する工程（c）と、

上記空洞形成用開口を塞ぐ化学的気相成長膜を形成する工程（d）と、

上記化学的気相成長膜の上に、センサ用膜を形成する工程（e）と、

少なくとも上記工程（d）の後で、上記化学的気相成長膜、エッチングストッパー膜及び上記柱又は壁の少なくとも一部を除去して、上記仮空洞を拡大してなる空洞を形成する工程（f）と

を含む電子デバイスの製造方法。

【請求項2】 請求項1に記載の電子デバイスの製造方法において、

上記工程（e）の後で、上記工程（f）の前に、上記化学的気相成長膜の上に、熱吸収用絶縁膜を形成する工程をさらに含み、

上記工程（f）は、上記熱吸収用絶縁膜を形成した工程の後で、上記熱吸収用絶縁膜、化学的気相成長膜、エッチングストッパー膜及び上記柱又は壁の少なくとも一部を除去するに行なわれることを特徴とする電子デバイスの製造方法

。

【請求項3】 請求項2に記載の電子デバイスの製造方法において、

上記熱吸収用絶縁膜の上に保護用絶縁膜を形成する工程をさらに含み、

上記工程（f）は、上記保護用絶縁膜を形成した工程の後で、上記保護用絶縁膜、熱吸収用絶縁膜、化学的気相成長膜、エッチングストッパー膜及び上記柱又は壁の少なくとも一部を除去するに行なわれることを特徴とする電子デバイスの製造方法。

【請求項4】 請求項1～3のうちいずれか1つに記載の電子デバイスの製造方法において、

上記下地層は、素子分離用絶縁膜であることを特徴とする電子デバイスの製造方法。

【請求項5】 請求項1～3のうちいずれか1つに記載の電子デバイスの製造方法において、

上記下地層は、半導体基板の表面部であることを特徴とする電子デバイスの製造方法。

【請求項6】 請求項1～5のうちいずれか1つに記載の電子デバイスの製造方法において、

上記工程(c)では、エッティングストッパーをエッティングマスクとするドライエッティングにより上記下地層に底付きホールを形成した後、ウエットエッティングにより上記底付きホールを拡大することにより、仮空洞を形成することを特徴とする電子デバイスの製造方法。

【請求項7】 請求項1～6のうちいずれか1つに記載の電子デバイスの製造方法において、

上記工程(f)では、上記空洞として、内部に柱又は壁のない空洞を形成することを特徴とする電子デバイスの製造方法。

【請求項8】 請求項1～6のうちいずれか1つに記載の電子デバイスの製造方法において、

上記工程(f)では、上記空洞の横断面積が $1000 \mu m^2$ 以上の場合には、内部に横断面積が $10 \mu m^2$ 以上の柱を3本以上10本以下の本数で残すことを特徴とする半導体装置の製造方法。

【請求項9】 請求項1～8のうちいずれか1つに記載の電子デバイスの製造方法において、

上記工程(a)では、上記エッティングストッパー膜として窒化膜を形成し、

上記工程(d)では、上記化学的気相成長膜として酸化膜を形成することを特徴とする電子デバイスの製造方法。

【請求項10】 請求項1～9のうちいずれか1つに記載の電子デバイスの製造方法において、

上記工程(e)では、上記センサ用膜として、熱型赤外線センサの赤外線検出

部となる抵抗体膜を形成することを特徴とする電子デバイスの製造方法。

【請求項11】 請求項1～9のうちいずれか1つに記載の電子デバイスの製造方法において、

上記工程（e）では、上記センサ用膜として、焦電型赤外線センサの赤外線検出部となる下部電極、容量絶縁膜及び上部電極を形成することを特徴とする電子デバイスの製造方法。

【請求項12】 請求項1～11のうちいずれか1つに記載の電子デバイスの製造方法において、

上記工程（f）の後で、少なくとも上記センサ用膜の上方を覆い、上記センサ用膜を外部空間から遮断するためのキャップを形成する工程をさらに含むことを特徴とする電子デバイスの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、赤外線センサ等を備えた電子デバイスの製造方法に関する。

【0002】

【従来の技術】

従来より、半導体基板上に導電性の発熱体（赤外線検出部）を配置した赤外線撮像装置（赤外線センサ）用の半導体装置が知られている。かかる赤外線撮像装置、特に遠赤外線撮像装置用の半導体装置においては、赤外線を受けて赤外線検出部に蓄えられた熱が半導体基板に伝達されることによって、赤外線検知感度が低下することが知られている。

【0003】

そこで、例えば特開2001-210877号公報に開示されているように、赤外線検出部と半導体基板本体との間に、両者を熱的に遮断するための空間を介在させる方法が知られている。

【0004】

図31(a)～(g)は、上記公報に開示されている従来の赤外線撮像装置用の半導体装置の製造工程を示す赤外線検出部付近の断面図である。

## 【0005】

まず、図31(a)に示す工程で、LOCOS (Local Oxidation of Silicon) 分離技術を用いて、シリコン基板1001の表面部を局部的に酸化してなるLOCOS膜1002を形成する。このLOCOS膜に代えてCVD酸化膜なども用いられる。

## 【0006】

次に、図31(b)に示す工程で、LOCOS膜1002及びシリコン基板1001を覆うシリコン窒化膜1003及びポリシリコン膜1004を順次形成する。

## 【0007】

次に、図31(c)に示す工程で、ドライエッチングを行なって、ポリシリコン膜1004、シリコン窒化膜1003及びLOCOS膜1002を貫通して、シリコン基板1001に到達するホール1005を形成する。

## 【0008】

次に、図31(d)に示す工程で、バッファードフッ酸を用いたウェットエッチングを行なって、LOCOS膜1002のうちホール1005の壁面に露出している部分を後退させて、ホール1005を拡大する。このとき、各ホール1005同士の間には、LOCOS膜1002の残存部分である壁1007が形成される。

## 【0009】

次に、図31(e)に示す工程で、ポリシリコン膜1004の表面やホール1005の壁面上に薄いポリシリコン膜を堆積した後、この薄いポリシリコン膜及びポリシリコン膜1004を酸化して、連続的なシリコン酸化膜1010を形成する。この処理により、各ホールは塞がれて閉鎖した空間である空洞部1011が形成される。

## 【0010】

次に、図31(f)に示す工程で、熱検出部となる導体膜1012を形成する。導体膜1012は、例えばつづら折り状の平面形状を有しているので、図31(f)に示す導体膜1012の断面形状は正確な断面形状を表しているわけでは

ない。

#### 【0011】

このように、熱検出部である導体膜1012とシリコン基板1001との間に空洞部1011を設けることにより、熱検出部からシリコン基板への熱の伝達ができるだけ抑制することができ、赤外線検知感度の向上を図ることができる。

#### 【0012】

##### 【発明が解決しようとする課題】

ところで、図31(f)に示すような空洞部1011を設ける構成を探る場合、最終的には壁1007をなくすことが好ましい。ところが、壁1007を除去すると、図31(f)に示す構造に至るまでに、シリコン窒化膜1003及びポリシリコン膜1004が破断されてしまうという現象がみられた。その原因は、シリコン窒化膜1003とシリコン基板1001との熱膨張率の差に起因する熱応力によるものと推定される。すなわち、ポリシリコン膜である導体膜1012にドープされた不純物を活性するためのアニールや、図31(e)に示す工程における、ポリシリコン膜1004及びその上の薄いポリシリコン膜を熱酸化する際に、シリコン窒化膜1003やシリコン酸化膜1004に大きな熱応力が印加されるからである。

#### 【0013】

本発明の目的は、空洞部の天井部を構成する部材の破断を抑制しつつ、センサ用膜からの熱放散を抑制することにより、検知感度、ひいては検知精度の高いセンサを備えた電子デバイスの製造方法を提供することにある。

#### 【0014】

##### 【課題を解決するための手段】

本発明の電子デバイスの製造方法は、下地層の上に、エッチングストッパー膜を形成する工程(a)と、上記エッチングストッパー膜に、空洞形成用開口を形成する工程(b)と、上記空洞形成用開口から上記下地層をエッチングすることにより、上記下地層の一部を柱又は壁として残した状態で仮空洞を形成する工程(c)と、上記空洞形成用開口を塞ぐ化学的気相成長膜を形成する工程(d)と、上記化学的気相成長膜の上に、センサ用膜を形成する工程(e)と、少なくと

も上記工程（d）の後で、上記化学的気相成長膜、エッティングストッパー膜及び上記柱又は壁の少なくとも一部を除去して、上記仮空洞を拡大してなる空洞を形成する工程（f）とを含んでいる。

## 【0015】

この方法により、ステップ（c）において仮空洞を形成する際には、柱又は壁が残っているので、仮空洞の天井部が破断したり落下するのを回避することができる。そして、ステップ（d）において化学的気相成長膜によってエッティングストッパー膜が補強されてから、ステップ（f）において柱や壁の少なくとも一部が除去されて広い空洞が形成されるので、天井部の破断や落下を防止しつつ、熱コンダクタンスの小さい感度の高いセンサ用膜が得られる。しかも、ステップ（d）においては、化学的気相成長膜によってエッティングストッパーの開口を塞いでいるので、従来のように熱酸化を利用する方法に比べて、処理温度を低くすることが可能になり、よって、空洞の天井部の歪みによる破壊を抑制することができる。

## 【0016】

上記工程（e）の後で、上記工程（f）の前に、上記化学的気相成長膜の上に、熱吸収用絶縁膜を形成する工程をさらに含み、上記工程（f）は、上記熱吸収用絶縁膜を形成した工程の後で、上記熱吸収用絶縁膜、化学的気相成長膜、エッティングストッパー膜及び上記柱又は壁の少なくとも一部を除去するに行なわれることにより、より感度の高いセンサとして機能する電子デバイスが形成される。

## 【0017】

上記熱吸収用絶縁膜の上に保護用絶縁膜を形成する工程をさらに含み、上記工程（f）は、上記保護用絶縁膜を形成した工程の後で、上記保護用絶縁膜、熱吸収用絶縁膜、化学的気相成長膜、エッティングストッパー膜及び上記柱又は壁の少なくとも一部を除去するに行なわれることがより好ましい。

## 【0018】

上記下地層は、半導体基板の表面部であってもよい。

## 【0019】

上記工程（c）では、エッティングストッパーをエッティングマスクとするドライエッティングにより上記下地層に底付きホールを形成した後、ウエットエッティングにより上記底付きホールを拡大することにより、仮空洞を形成することにより、ウエットエッティングの等方性を利用して、仮空洞を容易に形成することができる。

#### 【0020】

上記工程（f）では、上記空洞として、内部に柱又は壁のない空洞を形成することが好ましい。

#### 【0021】

上記工程（f）では、上記空洞の横断面積が $1000 \mu m^2$ 以上の場合には、内部に横断面積が $10 \mu m^2$ 以上の柱を2本以上10本以下の本数で残すことにより、広い空洞が必要な場合にも、空洞の天井部の破断等を確実に防止することができる。

#### 【0022】

上記工程（a）では、上記エッティングストッパー膜として窒化膜を形成し、上記工程（d）では、上記化学的気相成長膜として酸化膜を形成することにより、高いエッティング選択比を利用して、製造工程を円滑に進めることができる。

#### 【0023】

上記工程（e）では、上記センサ用膜として、熱型赤外線センサの赤外線検出部となる抵抗体膜を形成することができる。また、上記センサ用膜として、焦電型赤外線センサの赤外線検出部となる下部電極、容量絶縁膜及び上部電極を形成することもできる。

#### 【0024】

上記工程（f）の後で、少なくとも上記センサ用膜の上方を覆い、上記センサ用膜を外部空間から遮断するためのキャップを形成する工程をさらに含むことにより、センサ膜を減圧雰囲気や不活性ガス雰囲気に保持することが容易となり、高い感度を発揮することができる。

#### 【0025】

#### 【発明の実施の形態】

## (第1の実施形態)

まず、第1の実施形態の半導体装置である赤外線センサの赤外線検出部（ボロメータ）の製造方法について説明する。

## 【0026】

図1（a），（b）は、それぞれ順に、第1の実施形態に係るボロメータの製造工程のうち空洞用絶縁膜を形成する工程を示す断面図及び平面図である。図1（a），（b）に示す工程では、シリコン基板である半導体基板10の一部に、周知のLOCOS（Local Oxidaon of Silicon）分離技術を用いて、シリコン基板10の表面部を局部的に酸化して、シリコン酸化膜（熱酸化膜）なる空洞用絶縁膜11を形成する。この空洞用絶縁膜11を形成する工程は、半導体基板10の他の部位、特に制御用回路を構成するMISFET形成領域においては、各MISFET同士を区画する素子分離用絶縁膜を形成する工程と同時に行なわれる。本実施形態においては、空洞用絶縁膜11の厚みは約0.4～1μmであり、面積は $30\mu m \times 30\mu m \sim 100\mu m \times 100\mu m$ 程度である。なお、LOCOS法に代えて、CVD酸化膜をトレンチに埋め込むトレンチ分離形成技術を用いてもよい。

## 【0027】

図2（a），（b）は、それぞれ順に、基板上にシリコン窒化膜を形成する工程を示す断面図及び平面図である。図2（a），（b）に示す工程では、半導体基板10及び空洞用絶縁膜11の上に、CVDにより、厚み200～400nmのシリコン窒化膜12を堆積する。この工程は、基板温度を760℃に保持して行なわれる。このシリコン窒化膜12は空洞を形成するためのエッチングストップとして機能する。

## 【0028】

図3（a），（b）は、それぞれ順に、空洞形成用開口を形成する工程を示すIIIa-IIIa線における断面図及び平面図である。図3（a），（b）に示す工程では、フォトリソグラフィーによって形成されたレジストマスク（図示せず）を用いたドライエッチングにより、シリコン窒化膜12及び空洞用絶縁膜11を貫通してシリコン基板10に到達する空洞形成用開口15を形成する。開口15の

大きさは、直径約 $0.3\mu\text{m}$ である。

#### 【0029】

図4 (a), (b), (c) は、それぞれ順に、仮空洞を形成する工程を示すIVa-IVa線における縦断面図、平面図及び部分横断面図である。図4 (a), (b), (c) に示す工程では、バッファードフッ酸を用いたウェットエッチングを行なって、空洞用絶縁膜11を後退させて、空洞用絶縁膜11の残部である壁11aによって囲まれる仮空洞16xを形成する。このとき、仮空洞16x中には、空洞用絶縁膜11の残部である4本の柱11bが形成されている。この柱11bにより、後述するように、天井部の落下などの不具合が防止される。

#### 【0030】

図5 (a), (b) は、それぞれ順に、仮空洞をいったん塞ぐ工程を示すVa-Va線における断面図及び平面図である。図5 (a), (b) に示す工程では、CVDにより、基板上に厚み350nmのTEOSからなるシリコン酸化膜20(化学的気相成長膜)を堆積して、仮空洞16xの天井部であるシリコン窒化膜12に残っている空洞形成用開口15をいったん塞ぐ。このときの基板温度は、約680°Cである。つまり、ポリシリコン膜の熱酸化時の温度が約900°Cであるのに比べるとかなり低い温度である。このとき、仮空洞16xの底面上にも底部酸化膜20aが堆積される。

#### 【0031】

図6 (a), (b) は、それぞれ順に、ボロメータ用抵抗体を形成する工程を示すVIIa-VIIa線における断面図及び平面図である。図6 (a), (b) に示す工程では、基板上に、厚み500nmのポリシリコン膜を堆積した後、ポリシリコン膜をパターニングして、例えばほぼS字状のボロメータ用抵抗体21(赤外線検出部)を形成する。このとき、ボロメータ用抵抗体21は、仮空洞16x中の柱11bの直上に位置する領域を回避して形成されている。言い換えると、ボロメータ用抵抗体21の直下方には柱は存在していない。

#### 【0032】

図7 (a), (b) は、それぞれ順に、層間絶縁膜を形成する工程を示すVIIa-VIIa線における断面図及び平面図である。図7 (a), (b) に示す工程では

、シリコン酸化膜21及びボロメータ用抵抗体21を覆う厚み約700nm~1μmのBPSG (Boron Phosphorous Silicate Glass: リンボロンガラス) からなる赤外線吸収膜として機能する層間絶縁膜24を堆積する。

#### 【0033】

図8(a), (b)は、それぞれ順に、ボロメータ用配線を形成する工程を示すVIIIa-VIIIa線における断面図及び平面図である。図8(a), (b)に示す工程では、フォトリソグラフィー及びドライエッティングにより、層間絶縁膜24を貫通して、ボロメータ用抵抗体21の両端部に到達する2つのホールを形成した後、ホールをW(タンゲステン)で埋めて、ボロメータ用抵抗体21の両端にそれぞれ接続される2つのプラグ26を形成する。さらに、層間絶縁膜24の上に、A1合金膜を堆積した後、A1合金膜をパターニングして、各プラグ26にそれぞれ接続される配線25を形成する。この配線25は、ボロメータが配置される画素部と周辺回路とを電気的に接続するものであり、後に説明するように、赤外線検出部(ボロメータ)の赤外線照射時と非照射時における抵抗変化から赤外線の照射・非照射又は赤外線照射量を検出する。

#### 【0034】

図9(a), (b)は、それぞれ順に、パッシベーション膜を形成する工程を示すIXa-IXa線における断面図及び平面図である。図9(a), (b)に示す工程では、層間絶縁膜24及び配線25を覆うシリコン窒化膜からなるパッシベーション膜27を堆積する。パッシベーション膜27は、保護用絶縁膜であるとともに、赤外線吸収層としての役割も果たす。このとき、パッシベーション膜27(シリコン窒化膜)の成長温度は約400°Cである。

#### 【0035】

図10(a), (b)は、それぞれ順に、最終空洞を形成する工程を示すXa-Xa線における断面図及び平面図である。図10(a), (b)に示す工程では、フォトリソグラフィー及びドライエッティングにより、パッシベーション膜27、層間絶縁膜24、シリコン酸化膜20、シリコン窒化膜12及び仮空洞16x内の柱を貫通するホール28を形成する。この工程により、柱が存在しない最終空洞16Aが形成される。なお、最終空洞16Aの底面上の底部酸化膜20aの一

部も除去される。

#### 【0036】

上記製造工程において、図4 (a), (b) に示す工程では、柱11bに代えて、ボロメータ用抵抗体21にオーバーラップしないような壁を設けておいて、図10 (a), (b) に示す工程で、その壁を除去してもよい。

#### 【0037】

本実施形態の製造方法によると、最終空洞16A内には柱や壁を残さないことで、ボロメータ用抵抗体21とシリコン基板との間の熱コンダクタンスを抑制することができ、赤外線の検知感度や検知精度の向上を図ることができる。

#### 【0038】

特に、エッチングストッパーとして機能するシリコン窒化膜12の空洞形成用開口15をCVD酸化膜によって塞ぐようにしている。従来の方法では、この開口をポリシリコンの酸化によって塞ぐようにしていたため、高温処理が必要となり、天井部の各部材に歪みを与え天井部の破壊が生じるおそれがある。また、赤外線検出部とは別にトランジスタなどを形成する場合には、その特性に悪影響を与えるおそれがあった。それに対し、本実施形態では、CVD酸化膜によって開口を塞ぐことにより、それほど高温の処理が不要になるので、かかる不具合を回避することができる。

#### 【0039】

なお、本実施形態では、空洞形成のための下地層として、LOCOS膜を用いたが、LOCOS膜に代えて、STI (Shallow Trench Isolation) などのトレンチ分離技術を用いて形成される素子分離用絶縁膜を用いてもよい。

#### 【0040】

なお、ボロメータ用抵抗体21としては、ポリシリコンだけでなく、Ti, TiO, Pt, VO<sub>x</sub>などを用いることができる。これらの材料は、赤外線を受光したときの温度上昇にともなって抵抗が変化し、抵抗変化型赤外線検出部（ボロメータ）として利用できる。

#### 【0041】

また、窒化シリコンからなるパッシバーション膜27と、BPSGからなる層

間絶縁膜24との膜厚は、 $1\text{ }\mu\text{m}$ 以上で $2\text{ }\mu\text{m}$ 以下の範囲（例えば $1\text{. }6\text{ }\mu\text{m}$ 前後）であることが好ましい。膜厚が $1\text{ }\mu\text{m}$ 以上であることにより、赤外線吸収率を高く維持することができ、膜厚が $2\text{ }\mu\text{m}$ 以下であることにより熱容量が過大になるのを防止することができる。

#### 【0042】

ここで、赤外線検出部であるボロメータを形成するためにシリコンプロセスを利用する場合、複数の工程において高温処理を行うので、ボロメータの各部を構成する材料の膨張率差（収縮率差）に応じた内部応力が発生する。このために、従来より、以下のような問題がある。

- （1）空洞の天井部を支持するための柱の本数もしくは横断面積を小さくすれば、空洞の天井部の強度が低下して製造過程で空洞が破損するおそれがある。
- （2）空洞の天井部を支持するための柱の本数もしくは横断面積を大きくすれば、赤外線検出部（ボロメータ）と、その下方の基板との間の断熱が不十分であり、センサ感度が悪くなる。

以下、上記問題を、シリコン窒化膜の成長後の引張り応力による破損を例にとって詳しく説明する。図11（a）～（d）は、本実施形態に対する比較例の製造方法による赤外線センサの製造工程の不具合を説明するための斜視図である。

図12（a）～（c）は、本実施形態の赤外線センサの製造工程の利点を説明するための斜視図である。

#### 【0043】

図11（a）に示すように、CVDにより空洞用絶縁膜の上にシリコン窒化膜を堆積した後、基板温度を常温に戻すと、基板が上方に反り、シリコン窒化膜に引張り歪みが生じる。図11（a）は、図2（a），（b）に示す工程における状態を示している。この応力の原因は、シリコン窒化膜とシリコン基板との熱膨張率（熱収縮率）の差や、成長条件に依存して生じる構造欠陥などである。このときのシリコン窒化膜の引張り応力の大きさは、ある文献（丸善株式会社 応用物理データブック p. 528）によると、例えばシリコン基板上にシリコン窒化膜を堆積した場合には $10^{-10}$  ( $\text{dyn}/\text{cm}^2$ ) であり、一般的に非常に大きな値である。

## 【0044】

次に、図11（b）に示すように、ドライエッチングにより、シリコン窒化膜及び空洞用絶縁膜にホールを形成すると、シリコン窒化膜がさらに引張られる状態になる。図11（b）は、図3（a），（b）に示す工程における状態を示している。

## 【0045】

次に、図11（c）に示すように、赤外線センサの感度を向上させるために、ウェットエッチングにより、柱や壁を残存させないで最終空洞を形成したとする。このとき、シリコン酸化膜からなる空洞用絶縁膜を完全に除去して、最終空洞を形成すると、シリコン窒化膜に応力が集中するためシリコン窒化膜が部分的に破断する。その結果、図11（d）に示すように、シリコン窒化膜が最終空洞内に落下するおそれがある。

## 【0046】

それに対し、本実施形態においては、図12（a）に示すように、図11（c）に示す工程とは異なり、図11（b）に示す状態から、ウェットエッチングにより、柱が残存している仮空洞をまず形成する（図4（a），（b）参照）。この状態では、柱によってシリコン窒化膜が支持されているので、図11（c），（d）に示すようなシリコン窒化膜の破断や落下を効果的に抑制することができる。

## 【0047】

そして、図12（b）に示すように、TEOS膜によって仮空洞の天井部を塞いだ後、層間絶縁膜及びパッシベーション膜を堆積する（図5（a），（b）及び図6（a），（b）参照）。この時点で、シリコン窒化膜がTEOS膜、層間絶縁膜及びパッシベーション膜によって強化された状態になる。なお、TEOS膜と層間絶縁膜との間には、ボロメータ用抵抗体が形成されているが、図12（b）においては、ボロメータ用抵抗体の図示が省略されている。

## 【0048】

その後、図12（c）に示すように、仮空洞の柱の除去により最終空洞を形成する（図10（a），（b）参照）。なお、層間絶縁膜の上には、配線及びパッ

シベーション膜が形成されているが、図12(c)では、配線の図示が省略されている。

## 【0049】

よって、本実施形態の製造方法により、エッティングストッパーであり空洞の天井部の骨格でもあるシリコン窒化膜の破断や落下を防止しつつ、検出感度及び検出精度の高い赤外線センサを形成することができる。

## 【0050】

## (第2の実施形態)

本実施形態においても、最終空洞を形成するまでの工程は、第1の実施形態における図1(a)～図10(b)に示すとおりである。

## 【0051】

図13(a), (b)は、それぞれ順に、第2の実施形態における最終空洞を形成する工程を示すXIIIa-XIIIa線における断面図及び平面図である。図13(a), (b)に示す工程では、フォトリソグラフィー及びドライエッティングにより、パッシベーション膜27, 層間絶縁膜24, シリコン窒化膜12及び仮空洞16x内の側壁部11aを貫通するホール30を形成する。この工程により、柱11bが残存する一方、仮空洞16xの側壁部11aよりも狭い側壁部11cを有する、横断面積が大きい最終空洞16Bが形成される。なお、最終空洞16Bの底面上の底部酸化膜20aの一部も除去される。

## 【0052】

第1の実施形態においては、最終空洞16A内の柱をすべて除去している。しかし、最終空洞が非常に大きい場合には、最終空洞の天井部を構成する部材が破断や落下するおそれがある。そこで、本実施形態においては、柱11bを残しつつ、側壁部の一部を除去することにより、赤外線検出感度の向上と赤外線検出精度の向上とを図っている。

## 【0053】

本実施形態においても、CVDにより、シリコン窒化膜12の空洞形成用開口を塞ぐシリコン酸化膜20を形成しているので、第1の実施形態と同様に、空洞の天井部に大きな熱歪みを与えることなく、工程を進めることができ、第1の実

施形態と同じ効果を発揮することができる。

#### 【0054】

なお、本実施形態において、側壁部と共にすべての柱又は一部の柱を除去してもよい。

#### 【0055】

特に、最終空洞の横断面積が $1000 \mu\text{m}^2$ 以上の場合には、内部に横断面積が $10 \mu\text{m}^2$ 以上の柱を2本以上10本以下の本数で残すことにより、広い空洞が必要な場合にも、空洞の天井部の破断等を確実に防止することができる。

#### 【0056】

##### (第3の実施形態)

次に、第3の実施形態の半導体装置である赤外線センサの赤外線検出部（ボロメータ）の製造方法について説明する。本実施形態では、空洞を形成するための下地層としてシリコン基板（半導体基板）を用いた例について説明する。

#### 【0057】

図14（a），（b）は、それぞれ順に、第3の実施形態における基板上にシリコン窒化膜を形成する工程を示す断面図及び平面図である。図14（a），（b）に示す工程では、半導体基板40の上に、CVDにより、厚み200～400nmのシリコン窒化膜42を堆積する。この工程は、基板温度を760°Cに保持して行なわれる。このシリコン窒化膜42は空洞を形成するためのエッチングストッパーとして機能する。

#### 【0058】

図15（a），（b）は、それぞれ順に、シリコン窒化膜に開口を形成する工程を示すXVa-XVa線における断面図及び平面図である。図15（a），（b）に示す工程では、フォトリソグラフィーによって形成されたレジストマスク（図示せず）を用いたドライエッチングにより、シリコン窒化膜42に空洞形成用開口44を形成する。

#### 【0059】

図16（a），（b）は、それぞれ順に、仮空洞を形成する工程を示すXVIa-XVIa線における縦断面図及び平面図である。図16（a），（b）に示す工程で

は、KOHやヒドラジンなどのアルカリ系エッティング液を用いたウェットエッティングにより、シリコン基板40の一部を除去して、空洞形成用開口45ごとに仮空洞46xを形成する。このとき、仮空洞46x同士の間には、シリコン基板40の残部である壁40aが存在している。

#### 【0060】

なお、図16(b)には、同図の縦方向に並ぶ仮空洞46x同士が互いにつながり、同図の横方向に並ぶ仮空洞46x同士がつながっていない（連通していない）状態が示されている。このように、仮空洞46xは、互いに孤立していてもよいし、一部で互いにつながって（連通して）いてもよい。また、すべての仮空洞46x同士がつながっていてもよい。仮空洞46xが互いにつながっているか孤立しているかは、空洞形成用開口45の大きさ、間隔の寸法などから自由に設定することができるし、ウェットエッティングの条件のばらつきによっても変わりうる。ただし、本実施形態においては、壁40aは必ず存在しており、この時点で、内部に柱又は壁のない連続した1つの空洞が形成されることはない。この壁40aにより、天井部の落下などの不具合が防止される。

#### 【0061】

図17(a), (b)は、それぞれ順に、仮空洞をいったん塞ぐ工程を示すXVIIa-XVIIa線における断面図及び平面図である。図17(a), (b)に示す工程では、CVDにより、基板上に厚み350nmのTEOSからなるシリコン酸化膜50を堆積して、仮空洞46xの天井部であるシリコン窒化膜42の空洞形成用開口45をいったん塞ぐ。このとき、仮空洞46xの底面上にも底部酸化膜50aが堆積される。

#### 【0062】

図18(a), (b)は、最終空洞を形成する工程を示すXVIIIa-XVIIIa線における断面図及び平面図である。図18(a), (b)に示す工程では、フォトリソグラフィー及びドライエッティングにより、シリコン酸化膜50及び仮空洞46x間の壁40aを貫通するホール58を形成する。この工程により、シリコン基板40の残部が壁40xとして残る最終空洞46が形成される。なお、最終空洞46の底面上の底部酸化膜50aの一部も除去される。

## 【0063】

本実施形態においては、LOCOS膜などの絶縁膜を利用することなく、直接シリコン基板40に空洞を形成することができる。

## 【0064】

なお、シリコン基板を直接利用する場合にも、第1の実施形態と同様に、内部に柱や壁が存在しない最終空洞を形成することは容易である。

## 【0065】

また、本実施形態においても、CVDにより、シリコン窒化膜42の空洞形成用開口を塞ぐシリコン酸化膜50を形成しているので、第1の実施形態と同様に、空洞の天井部に大きな熱歪みを与えることなく、工程を進めることができ、第1の実施形態と同じ効果を発揮することができる。

## 【0066】

## －第3の実施形態の変形例－

第3の実施形態における最終空洞の形成に先立って、第1、第2の実施形態と同様に、ボロメータ用抵抗体を形成しておくことができる（図8（b）の一点鎖線参照）。そして、ボロメータ用抵抗体を形成した後、シリコン酸化膜50及びボロメータ用抵抗体を覆うBPSG膜からなる層間絶縁膜や、シリコン窒化膜からなるパッシバーション膜を形成し、その後、ドライエッチングによってホール58を形成してもよい。

## 【0067】

## (第4の実施形態)

次に、第1～第3の実施形態で説明したボロメータ用抵抗体を配置した赤外線センサの例である第4の実施形態について説明する。

## 【0068】

図19（a）、（b）は、第4の実施形態に係る赤外線センサの断面図及び電気回路図である。本実施形態においては、第3の実施形態の変形例の構造を有する赤外線検出部を備えた赤外線センサを例にとって説明するが、第1～第3の実施形態の赤外線検出部の構造を有する赤外線センサについても、本実施形態を適用することができる。

## 【0069】

図19(a)に示すように、本実施形態の赤外線センサは、厚みが約700μmのSi基板110と、Si基板110の上に設けられた抵抗素子(ボロメータ)120と、Si基板110の上に形成され、抵抗素子120への電流をオン・オフするためのスイッチングトランジスタ130と、抵抗素子120が搭載されている領域を減圧雰囲気に保持するためのキャップ体140とを備えている。この赤外線センサ全体の大きさは、数mm程度である。Si基板110の上には、つづら折り状にバーニングされた抵抗体111と、抵抗体111を支持するシリコン窒化膜112及びシリコン酸化膜113(TEOS膜)と、抵抗体111の上を覆うBPSG膜116(層間絶縁膜)及びパッシベーション膜(シリコン窒化膜)117とが設けられている。つづら折り状の抵抗体111、シリコン酸化膜113、BPSG膜116及びパッシベーション膜117の下方及び上方には、それぞれ真空中に保持された空洞部119、143が設けられ、空洞部119、143は、シリコン酸化膜113、BPSG膜116及びシリコン窒化膜112に形成された孔H<sub>et</sub>を通じて互いにつながっている。

## 【0070】

抵抗体111の材質は、Ti、TiO、ポリシリコン、Ptなどがあり、いずれを用いても構わない。

## 【0071】

また、パッシベーション膜117のうちキャップ体140の筒部142の下方に位置する部分には軟質金属材料(アルミニウムなど)からなる環状膜118が設けられ、筒部142の先端にも軟質金属材料(アルミニウムなど)からなる環状膜144が設けられていて、両接合部118、144同士の間に形成された環状接合部115により、キャップ体140とSi基板110との間に存在する空洞部143と、Si基板内部の空洞部119とが減圧雰囲気(真空状態)に保持されている。すなわち、空洞部119、143が存在することにより、抵抗体111がSi基板110と熱絶縁され、赤外線入射量による温度上昇の効率を高く維持するように構成されている。

## 【0072】

また、キャップ体140の基板部141は、厚み約 $700\mu\text{m}$ のシリコン基板上に、厚み約 $3\mu\text{m}$ のGe層と、表面にフレネルレンズが形成された厚み約 $1\mu\text{m}$ のSi層とをエピタキシャル成長させた構造となっている。キャップ体140の筒部142によって深さ数 $\mu\text{m}$ 以上の空洞部が形成される。なお、窓部となる部分をエッティングなどにより薄くしてもよい。

## 【0073】

また、スイッチングトランジスタ130は、ソース領域131、ドレイン領域132及びゲート電極133を備えている。そして、ソース領域131がキャップ体140の筒部142の下方に形成されており、ソース領域131が真空状態に封止された抵抗体111と外部の部材との間の信号をつなぐ配線として機能するように構成されている。

## 【0074】

なお、図19(a)には図示されていないが、Si基板110の下面には、抵抗素子を冷却するためのペルチェ素子が取り付けられている。このペルチェ素子は、ショットキー接触部を通過するキャリアの移動に伴う熱の吸収作用を利用した素子であり、本実施形態においては、周知の構造を有する各種ペルチエ素子を用いることができる。

## 【0075】

図19(b)に示すように、抵抗体111の一端は電源電圧Vddを供給する配線135に接続され、抵抗体111の他端はスイッチングトランジスタ130のドレイン領域132に接続されている。また、スイッチングトランジスタ130のゲートには、配線136を介してオン・オフ切り替え用信号が入力され、スイッチングトランジスタ130のソースは、他端に標準抵抗が設けられた配線138を介して抵抗体111が受けた赤外線量を検知するための検出部(図示せず)に接続され、スイッチングトランジスタ130の基板領域は、配線137を介して接地電圧Vssを供給する接地に接続されている。すなわち、赤外線量に応じて抵抗体111の温度が変化して抵抗値が変化すると、配線138の電位が変化することから、この電位の変化から赤外線量が検出される。

## 【0076】

なお、ディスクリート型赤外線センサにおいては、ボロメータなどからの出力を増幅するオペアンプをも基板上に設けることがある。その場合、本実施形態のボロメータ、スイッチングトランジスタに加えて、オペアンプをキャップ体によって封止される領域に配置することができる。

## 【0077】

図20 (a) ~ (f) は、本実施形態の電子デバイスに用いられるキャップ体の形成方法を示す断面図である。

## 【0078】

まず、図20 (a) に示す工程で、シリコンウェハの上にGe層とSi層とを順次エピタキシャル成長させてなるキャップ用ウェハ150を準備する。シリコンウェハの上に厚み約 $3\text{ }\mu\text{m}$ のGe層をエピタキシャル成長させるには、シリコンウェハの上に $\text{Si}_{1-x}\text{Ge}_x$ 層をGe成分比 $x$ が0から1まで変化するようにエピタキシャル成長させた後、Ge層を所定の厚みだけエピタキシャル成長させる。また、その後、Ge層の上に $\text{Si}_{1-x}\text{Ge}_x$ 層をGe成分比 $x$ が1から0まで変化するようにエピタキシャル成長させた後、厚み約 $1\text{ }\mu\text{m}$ のSi層をエピタキシャル成長させる。そして、Si層の表面に各赤外線センサに赤外線を集光させるための凸レンズとなるフレネルレンズを形成する。

## 【0079】

そして、キャップ用ウェハ150のフレネルレンズが形成された面を下方にした状態で、図20 (a) に示すように、キャップ用ウェハ150のGe層及びSi層とは対向する面上に、蒸着法、スパッタリング法などにより、厚さ約 $600\text{ nm}$ のAl膜151を形成する。

## 【0080】

次に、図20 (b) に示す工程で、Al膜151上にレジストパターン（図示せず）を形成し、レジストパターンをマスクとして、Al膜151をエッティングし、環状膜144を形成する。

## 【0081】

次に、図20 (c) に示す工程で、環状膜144をマスク（ハードマスク）として、あるいはレジストパターンを残したままでドライエッティング（RIE）を

行なって、キャップ用ウェハ150に、各赤外線センサの空洞となる凹部を囲む筒部142を形成する。このとき、キャップ用ウェハ150は、シリコンウェハの残部、Ge層、Si層及びフレネルレンズなどを有する基板部141と、筒部142とにより構成され、筒部142の高さつまり凹部の深さは、数 $\mu\text{m}$ 以上である。

## 【0082】

なお、キャップ体の作成方法として、バルクSi基板に代えて、酸化絶縁層（例えばいわゆるBOX層）を有するSOI基板を用いることもできる。その場合、絶縁層とSi基板とのエッチング選択比が高い条件でSi基板をエッチングすることができるので、絶縁層の部分で凹部の形成を確実に停止させることが可能になる。

## 【0083】

次に、図20(d)に示す工程で、キャップ用ウェハ150の基板部141を上に向けた状態で、ICP-RIEを用いたドライエッチングにより、キャップ用ウェハ150の基板部141に、基板部141を分離して各赤外線センサのキャップ体を個別に形成するための切り込み部152を形成する。そして、図19に示すような構造を有する本体基板100を準備し、本体基板100の上にA1からなる環状膜118を形成する。

## 【0084】

次に、図20(e)に示す工程で、たとえば、第3の実施形態の変形例の工程を経て赤外線センサが形成された本体ウェハ100の上に、キャップ用ウェハ150を載置して、環状膜118、144同士を結合させることにより、図19に示すような環状接合部115を形成するための圧着による接合工程を行なう。

## 【0085】

次に、図20(f)に示す工程で、キャップ用ウェハ150の切り込み部152でキャップ用ウェハを各赤外線センサごとに割るとともに、本体ウェハ100を各赤外線センサごとにダイシングによって切り出すことにより、Si基板110とキャップ体140からなるディスクリート型赤外線センサが得られる。

## 【0086】

図21は、圧着に用いられる装置の構成を概略的に示す断面図である。同図に示すように、チャンバー160には、圧着用の圧力を印加するための支持部材161と、チャンバー160内を真空に保持するための広帯域ロータリーポンプ162と、Arを照射するための照射装置163、164とが取り付けられている。そして、本体ウェハ100を上方に、キャップ用ウェハ150を下方に配置した状態で、照射装置163、164から各環状膜118、144（図20（d）参照）にそれぞれAr原子ビームを照射する。この処理により、環状膜118、144を構成するAl表面の汚染物質や酸化膜が除去される。その後、チャンバー160内の真空中度を $10^{-4}$ Paレベルに保持した状態で、常温（例えば30°C程度）で、0.5MPa～20MPaの圧力を両環状膜118、144間に印加することにより、各環状膜118、144を互いに接合する。

#### 【0087】

このとき、圧着する前に、環状膜118、144を約150°Cに加熱することにより、表面に吸着しているArの追い出しを行なってもよい。

#### 【0088】

また、Ar原子を照射する代わりにO原子や、他の中性原子を照射しても、Alなどの金属の表面にダングリングボンドを露出させることができるので、本実施形態と同様の効果を得ることができる。

#### 【0089】

接合に用いる金属としては、Alの他の金属（合金を含む）を用いることができるが、特に、融点の低いIn、Cu、Au、Ag、Al-Cu合金などは、常温又は常温に近い低温での接合が可能である。これらの金属は同種同士の金属を用いてもよいし、互いに異なる種類の金属同士を用いてもよい。

#### 【0090】

例えば、環状膜としてIn膜を蒸着により形成しておき、加圧すると、In膜の表面がつぶれてIn膜の表面部に存在する自然酸化膜がつぶれて、In同士の金属結合が行なわれる。このような圧着を用いることもできる。

#### 【0091】

また、接合方法には、熱圧着だけでなく超音波接合を用いる方法や、常温で組

成変形を与えて接合する方法などがあり、いずれを用いてもよい。さらに、Si同士の間、Si-酸化膜間、酸化膜同士の間などにおける水素結合を利用した接合も可能である。

## 【0092】

特に、 $10^{-2}$ Pa～ $10^{-4}$ Pa程度の真空度で接合させることにより、内部空間の真空度を高くして赤外線センサ等の機能をある程度高く維持しつつ、高真空状態を保持するための困難性を回避することができるので、実用的かつ量産に適した接合を行なうことができる。

## 【0093】

本実施形態によると、上記従来のデバイスのごとく、多くのセンサ、放射素子などの素子を含むセルアレイ全体を真空状態に保持するものではなく、多数の赤外線センサが形成されたウェハを用いつつ、各赤外センサを個別に真空状態に封止することができるので、ディスクリート型素子にも容易に適用することができる。

## 【0094】

特に、本実施形態は、電子デバイスの製造プロセス、特に、CMOS用プロセスをそのまま利用することができるので、実用に適した製造方法である。

## 【0095】

また、従来技術のように封止部をはんだ接合によって形成するのではなく、封止部をアルミニウムなどの軟質金属同士の接合を利用して形成するので、赤外線センサなどの素子の小型化にも適用が容易となる。

## 【0096】

また、本実施形態の製造工程によると、ウェハに多数のディスクリート型赤外線センサを形成する場合にも、各赤外線センサ個別にキャップ体を接合することができる。特に、図20(d)に示すように、基板部141に切り込み部152を形成することにより、各セルごとに接合部に加わる応力を均一化することができるので、接合時に局部的に大きな応力が作用せず、接続部の信頼性の向上を図ることができる。

## 【0097】

## (第5の実施形態)

図22は、本発明の第5の実施形態に係る赤外線エリアセンサの構成を説明するための電気回路図である。本実施形態の赤外線エリアセンサの構造は、第4の実施形態の図20(e)に示す工程の後、キャップ体用ウェハ150を各赤外線検出部ごとに分割して多数のキャップ体140を設ける一方、本体用ウェハ100は多数の赤外線検出部を有している構造とすればよい。

## 【0098】

同図に示すように、本体基板には、ボロメータ201とスイッチングトランジスタ202とを有する多数のセルA1～E5が行列状に配置されたセルアレイが設けられている。1つのセルの大きさは、例えば $40\text{ }\mu\text{m} \sim 50\text{ }\mu\text{m}$ 程度であるが、検知する赤外線のほぼ波長の2倍に当たる $20\text{ }\mu\text{m}$ 以上であればよい。各セルのスイッチングトランジスタ202のゲート電極は、縦方向走査回路209(V-SCAN)から延びる選択線SEL-1～SEL-5に接続されている。各セルのボロメータ201の一端は電源供給ライン205に接続され、スイッチングトランジスタ202のソースは、接地から基準抵抗Ra～Reを通して延びるデータライン204a～204eに接続されている。また、データライン204a～204eは、それぞれスイッチングトランジスタSWa～SWeを経て出力アンプ206に接続されている。各スイッチングトランジスタSWa～SWeのゲート電極には、横方向走査回路208(H-SCAN)から延びる信号線207a～207eが接続されている。

## 【0099】

図23は、本実施形態の赤外線エリアセンサの制御方法を示すタイミングチャートである。縦方向走査回路(V-SCAN)の制御により、選択線SEL-1が駆動されると、各セルA1～E1のスイッチングトランジスタ202がオンになり、ボロメータ201に基準抵抗Ra～Reを経た電圧がそれぞれ供給される。一方、横方向走査回路(H-SCAN)により、スイッチングトランジスタSWa～SWeが順次駆動されて、各セルA1～E1のデータDa1～De1が出力アンプ206から出力される。次に、縦方向走査回路(V-SCAN)の制御により、選択線SEL-2が駆動されると、横方向走査回路(H-SCAN)の制御により、

スイッチングトランジスタ SW<sub>a</sub>～SW<sub>e</sub>が順次駆動されて、各セルA2～E2のデータD<sub>a2</sub>～D<sub>e2</sub>が出力アンプ206から出力される。同様に、縦方向走査回路(V-SCAN)、横方向走査回路(H-SCAN)の制御によって、各セルA3～E3のデータD<sub>a3</sub>～D<sub>e3</sub>、各セルA4～E4のデータD<sub>a4</sub>～D<sub>e4</sub>、各セルA5～E5のデータD<sub>a5</sub>～D<sub>e5</sub>が出力アンプ206から順次出力される。

#### 【0100】

そして、各ボロメータ201が配置されているセルにおける赤外線の入力レベルが集計されて、検出対象に関する2次元の情報が得られる。

#### 【0101】

図24は、第5の実施形態の赤外線センサの構造を概略的に示す断面図である

#### 【0102】

##### (第6の実施形態)

上記第5の実施形態においては、図24に示すように、各赤外線検出部個別にキャップ体を設けたが、本発明は、かかる実施形態に限定されるものではない。

#### 【0103】

図25は、本発明の第6の実施形態に係る赤外線センサの構造を示す断面図である。同図に示すように、本実施形態においては、キャップ体が1つの赤外線検出部を個別覆うのではなく、セルアレイの複数の赤外線検出部を覆っている。そして、環状接合部は、複数の赤外線検出部を囲んでいる。キャップ体の材質や、環状接合部を構成する材料及び形成方法は、上記第4の実施形態と同様である。

#### 【0104】

図26は、本発明の第6の実施形態の変形例に係る赤外線センサの構造を示す断面図である。同図に示すように、本実施形態においては、多数の赤外線検出部を含むセルアレイ全体をキャップ体が覆っている。そして、環状接合部は、セルアレイ全体を囲んでいる。キャップ体の材質や、環状接合部を構成する材料及び形成方法は、上記第1の実施形態と同様である。

#### 【0105】

本実施形態又はその変形例によると、環状接合部が、従来のはんだを利用した

ものとは異なり、金属結合又は水素結合を利用した接合、あるいは常温接合により形成されているので、抵抗素子が封入される空間の真密度を高く維持することができ、キャップ体内に封入される各種センサの検出感度のいっそうの向上や検出精度の向上を図ることができる。

[0 1 0 6]

上記第4～第6の実施形態においては、キャップ体によって封止される空洞部が真空ドームである場合を想定している。その場合、空洞部内の圧力は、製造工程中の圧着による環状膜の接合の容易性を考慮すると、 $10^{-2}$  Pa～ $10^{-4}$  Pa程度が好ましいが、 $10^{-4}$  Pa以下で $10^{-7}$  Paに達する真空雰囲気下における接合も可能である。

[0107]

### (第7の実施形態)

次に、 $PbTiO_3$  を用いた焦電型赤外線センサの例に関する第 7 の実施形態について説明する。図 27 は、本実施形態に係る焦電型赤外線センサの赤外線検出部の構造を示す斜視図である。図 28 は、本実施形態に係る焦電型赤外線センサの赤外線検出部の断面図である。図 29 は、本実施形態に係る焦電型赤外線センサの赤外線検出部の平面図である。

[0 1 0 8]

図27～図29に示すように、赤外線検出部Rseは、シリコン基板201の上に設けられたLOCOS膜からなる柱210と、柱210の上にCVDにより形成されたTEOS膜211と、TEOS膜211の上にCVDにより形成されたシリコン窒化膜212と、シリコン窒化膜212の上にCVDにより形成されたTEOS膜213と、TEOS膜213の上にスパッタリングにより形成されたTi/Ptからなる下部電極215と、下部電極215の上にsol-gel法により形成されたPbTiO<sub>3</sub>からなる誘電体膜218と、誘電体膜218の上にスパッタリングにより形成されたPtからなる上部電極219と、シリコン基板201上の上記各部材を覆うBPSGからなる層間絶縁膜220と、層間絶縁膜220を貫通して一方の端部で下部電極213に接続されるAl合金からなる第1配線222aと、層間絶縁膜220を貫通して一方の端部で上部電極219に接続されるAl合金からなる第2配線222bで構成される。

9に接続されるA1合金からなる第2配線222bと、層間絶縁膜220を覆う窒化シリコンからなるパッシベーション膜223とを備えている。第1配線222a及び第2配線222bの各他方の端部は、シリコン基板201内に形成された第1、第2不純物拡散層230a、230bに接続されている。

## 【0109】

そして、赤外線検出部Rseは、層間絶縁膜220とパッシベーション膜223とからなる側壁部Rwlによって囲まれている。上記第1、第2不純物拡散層230a、230bは側壁部Rwlの下方を通って側壁部Rwlの外方まで延びている。つまり、赤外線検出部Rseに対して各不純物拡散層230a、230bを介して制御信号を供給するように構成されている。

## 【0110】

また、図示されていないが、図26に示す側壁部Rwlの上面には、図19に示すような環状膜が形成されており、その上にキャップ体の環状膜が接合されて、赤外線検出部Rse全体が外部から遮断されて減圧雰囲気に保持される。

## 【0111】

本実施形態においても、第1の実施形態で説明した製造方法を応用して、LOCOS膜に空洞216を形成し、LOCOS膜の残部である柱210によって支持される下部電極215、誘電体膜218及び上部電極219を有する赤外線検出部Rseが得られる。

## 【0112】

これにより、周囲が真空雰囲気に保持されて、かつ、シリコン基板201や側壁部Rwlとの熱コンダクタンスを小さく維持することができるので、赤外線検出感度及び検出精度の高い赤外線センサが得られる。

## 【0113】

図30は、本実施形態の焦電型赤外線センサの制御回路を示す電気回路図である。下部電極215、誘電体膜218及び上部電極219からなるキャパシタ251の下部電極は接地に接続されている。そして、ゲートがノードN1を介して上部電極219に接続されるデプリーション型の電荷検出用トランジスタ252と、ドレインがノードN1を介して上部電極219に接続されるリセット用M1

Sトランジスタ253と、ソースが電荷検出用トランジスタ252のソースに接続され、ゲートがワード線に接続されるスイッチングトランジスタ254と、抵抗体用トランジスタ256とが配置されている。

## 【0114】

本実施形態では、赤外線を受けたときに焦電材料であるPbTiO<sub>3</sub>膜（誘電体膜218）に生じる分極からノードN1に生じる電荷を検出することにより、赤外線料を検出するように構成されている。

## 【0115】

焦電材料としては、PbTiO<sub>3</sub>の他、ZnO、PZT等があり、いずれを用いてもよい。

## 【0116】

## (その他の実施形態)

本発明が適用される電子デバイスには、赤外線センサの他、圧力センサ、加速度センサ、流速センサなどがある。

## 【0117】

赤外線センサは、ボロメータ、焦電型センサ、サーモパイルなどの熱形と、PbS、InSb、HgCdTeなどを用いた量子形とに大別される。ボロメータには、ポリシリコン、Ti、TiON、VO<sub>x</sub>などの抵抗変化を利用したものがある。サーモパイルには、PN接合部に生じるゼーベック効果を利用したもの、さらにはPNダイオードなどの順方向電流の過渡特性を利用したものがある。焦電型赤外線センサには、PZT、BST、ZnO、PbTiO<sub>3</sub>などの材料の誘電率変化を利用したものがある。量子型赤外線センサは、電子励起によって流れ電流を検出するものである。たとえば、ゼーベック効果によって赤外線を検出するクロメル・アルメル熱電対(Chromel-Alumel Thermocouple)を有する赤外センサ等がある。

## 【0118】

これらの赤外線センサは、赤外線検出感度ひいては赤外線検出精度を高く維持するためには、赤外線検出部からの熱放散が小さいことが好ましいものである。そして、キャップ体中で真空雰囲気又は不活性ガス雰囲気中に封入すると特性が

向上する特性を有している。

【0119】

圧力センサ、加速度センサには、空気の粘性抵抗を減少させると感度が向上するので、キャップ体中で真空雰囲気又は不活性ガス雰囲気に封入すると特性が向上することが知られている。

【0120】

(感度の向上効果について)

ここで、本発明による赤外線の検出感度の向上効果について説明する。

【0121】

熱型の赤外線センサにおいては、赤外線検出部と基板との間の熱コンダクタンスが小さいほど、感度が大きくなる。従来の方法においては、空洞内の壁や柱が除去されないため、これらの部分による熱コンダクタンスが大きくなり感度が悪くなる。

【0122】

これに対して、本発明においては、上記各実施形態のように、熱処理と空洞上部の補強後にドライエッチを行って、柱や壁を除去しているので、天井部の破損を防止しつつ、赤外線の検出感度を向上することができる。

【0123】

—感度の解析式—

文献 (S. Sedky, P. Fiorini, M. Caymax, C. Baeart, and R. Mertens, "Characterization of Bolometers Based on Polycrystalline Silicon Germanium Alloys," IEEE ELECTRON DEVICE LETTERS, VOL. 19, NO. 10, October 1998.)によると、赤外線の検出感度(responsivity)  $R_v$  は、下記式(1)

$$\begin{aligned} R_v &= dV/dQ \\ &= (\alpha \eta / G (R_{bb} + R_{sr})^2) \times V \times R_{sr} \times R_{bb} \end{aligned} \quad (1)$$

により表される。ここで、

$Q$  [W] : 画素部に単位時間あたりに照射される赤外線エネルギー

$V$  [V] : ボロメータ両端の電圧

$G$  [W/K] : 画素部と基板部分の接続部分の熱コンダクタンス

$\alpha$  [/ $K$ ] : 温度変化に対するボロメータ部の抵抗変化率

$\eta$  : 被写体の輻射率 (emissivity)

$R_{bb}$  [ $\Omega$ ] : ボロメータ部の抵抗値

$R_{sr}$  [ $\Omega$ ] : ボロメータに直列接続する負荷抵抗の抵抗値

$V$  [V] : ボロメータおよび負荷抵抗に印加する電圧

式(1)からわかるように、感度  $R_v$  は熱コンダクタンス  $G$  に反比例する。

#### 【0124】

以下、本発明における感度向上率を計算するために、熱コンダクタンス  $G$  についてのみ議論する。画素部である赤外線検出部と基板との間の熱コンダクタンス  $G$  は、下記式(2)

$$G = G_{leg} + G_{per} \quad (2)$$

のように表される。ここで、

$G_{leg}$  [W/ $K$ ] : 空洞部の柱部分の熱コンダクタンス

$G_{per}$  [W/ $K$ ] : 空洞部の横部分の熱コンダクタンス

また、真空パッケージ内でセンサを動作させる場合を考慮し、空気を介して画素部から逃げる熱を無視する。さらに、室温動作の場合を考慮し、輻射によって逃げる熱も無視する。

#### 【0125】

上記式(2)における  $G_{leg}$  は、下記式(3)

$$G_{leg} = g \times S_{leg} / L_{leg} \times N_{leg} \quad (3)$$

のように表される。ただし、

$g$  [W/ $mK$ ] :  $SiO_2$  の熱コンダクティビティ (約 1.4)

$S_{leg}$  [ $m^2$ ] : 柱の断面積

$N_{leg}$  : 柱の本数

$L_{leg}$  [m] : 柱の長さ

－感度解析式における数値例－

ここで、以下の条件

条件 1 :  $S_{leg} = 2.5 \times 10^{-11}$  [ $m^2$ ]

条件 2 :  $L_{leg} = 2 \times 10^{-6}$  [m] = 2 [ $\mu m$ ]

の下に、上記式(3)を解くと、下記式(4)

$$G_{leg} = N_{leg} \times 1.75 \times 10^{-5} \quad (4)$$

が得られる。

#### 【0126】

ここで、例えば第1の実施形態と第2の実施形態とを組み合わせて、本発明においては空洞の横部分と12本の柱部分をドライエッチによって除去する場合には、 $G_{per}$ は0であるので、熱コンダクタンスGは、 $7.00 \times 10^{-5}$ となる。

#### 【0127】

一方、従来の技術では、 $G_{per}$ は、空洞部の横部分の形状が複雑であるので単純な方法で解析できないが、シミュレーションを用いて計算できる。従来技術において、16本の柱がある場合を想定すると、空洞上部の膜厚が2 [ $\mu m$ ] で上面から空洞を見たときの周囲長が400 [ $\mu m$ ] である場合、例えば以下のようないきとなる。

#### 【0128】

$$G_{per} = 5.6 \times 10^{-4} [W/K]$$

その結果、従来技術の熱コンダクタンスGは、 $8.40 \times 10^{-4}$ となる。

#### 【0129】

したがって、本発明の製造方法により、従来の方法に比べて、熱コンダクタンスGを、1桁程度低く（この計算例では、1／12程度に）低減することができる。

#### 【0130】

##### 【発明の効果】

本発明の電子デバイスの製造方法によると、空洞の天井部にセンサ用膜を設ける場合に、天井部の破断等の不具合を防止つつ、感度高いセンサを備えた電子デバイスを提供することができる。

##### 【図面の簡単な説明】

##### 【図1】

(a), (b)は、それぞれ順に、第1の実施形態に係るボロメータの製造工程のうち空洞用絶縁膜を形成する工程を示す断面図及び平面図である。

## 【図2】

(a), (b) は、それぞれ順に、基板上にシリコン塗化膜を形成する工程を示す断面図及び平面図である。

## 【図3】

(a), (b) は、それぞれ順に、空洞形成用開口を形成する工程を示すIIIa-IIIa線における断面図及び平面図である。

## 【図4】

(a), (b), (c) は、それぞれ順に、仮空洞を形成する工程を示すIVa-IVa線における縦断面図、平面図及び部分横断面図である。

## 【図5】

(a), (b) は、それぞれ順に、仮空洞をいったん塞ぐ工程を示すVa-Va線における断面図及び平面図である。

## 【図6】

(a), (b) は、ボロメータ用抵抗体を形成する工程を示すVIa-VIa線における断面図及び平面図である。

## 【図7】

(a), (b) は、それぞれ順に、層間絶縁膜を形成する工程を示すVIIa-VI Ia線における断面図及び平面図である。

## 【図8】

(a), (b) は、それぞれ順に、ボロメータ用配線を形成する工程を示すVI Ia-VIIIa線における断面図及び平面図である。

## 【図9】

(a), (b) は、それぞれ順に、パッシベーション膜を形成する工程を示すIXa-IXa線における断面図及び平面図である。

## 【図10】

(a), (b) は、それぞれ順に、最終空洞を形成する工程を示すXa-Xa線における断面図及び平面図である。

## 【図11】

(a)～(d) は、第1の実施形態に対する比較例の製造方法による赤外線セ

ンサの製造工程の不具合を説明するための斜視図である。

【図12】

(a)～(c)は、第1の実施形態の赤外線センサの製造工程の利点を説明するための斜視図である。

【図13】

(a), (b)は、それぞれ順に、第2の実施形態における最終空洞を形成する工程を示すXIIIfa-XIIIfa線における断面図及び平面図である。

【図14】

(a), (b)は、それぞれ順に、第3の実施形態における基板上にシリコン窒化膜を形成する工程を示す断面図及び平面図である。

【図15】

(a), (b)は、それぞれ順に、シリコン窒化膜に開口を形成する工程を示すXVa-XVa線における断面図及び平面図である。

【図16】

(a), (b)は、それぞれ順に、仮空洞を形成する工程を示すXVIa-XVIa線における縦断面図及び平面図である。

【図17】

(a), (b)は、それぞれ順に、仮空洞をいったん塞ぐ工程を示すXVIIa-XVIIa線における断面図及び平面図である。

【図18】

(a), (b)は、最終空洞を形成する工程を示すXVIIIa-XVIIIa線における断面図及び平面図である。

【図19】

(a), (b)は、第4の実施形態に係る赤外線センサの断面図及び電気回路図である。

【図20】

(a)～(f)は、第4の実施形態の電子デバイスに用いられるキャップ体の形成方法を示す断面図である。

【図21】

第4の実施形態における圧着に用いられる装置の構成を概略的に示す断面図である。

## 【図22】

第5の実施形態に係る赤外線エリアセンサの構成を説明するための電気回路図である。

## 【図23】

第5の実施形態の赤外線エリアセンサの制御方法を示すタイミングチャートである。

## 【図24】

第5の実施形態の赤外線センサの構造を概略的に示す断面図である。

## 【図25】

第6の実施形態の赤外線センサの構造を概略的に示す断面図である。

## 【図26】

第6の実施形態の変形例の赤外線センサの構造を概略的に示す断面図である。

## 【図27】

第7の実施形態に係る焦電型赤外線センサの赤外線検出部の構造を示す斜視図である。

## 【図28】

第7の実施形態に係る焦電型赤外線センサの赤外線検出部の断面図である。

## 【図29】

第7の実施形態に係る焦電型赤外線センサの赤外線検出部の平面図である。

## 【図30】

第7の実施形態の焦電型赤外線センサの制御回路を示す電気回路図である。

## 【図31】

(a)～(g)は、公報に開示されている従来の赤外線撮像装置用の半導体装置の製造工程を示す赤外線検出部付近の断面図である。

## 【符号の説明】

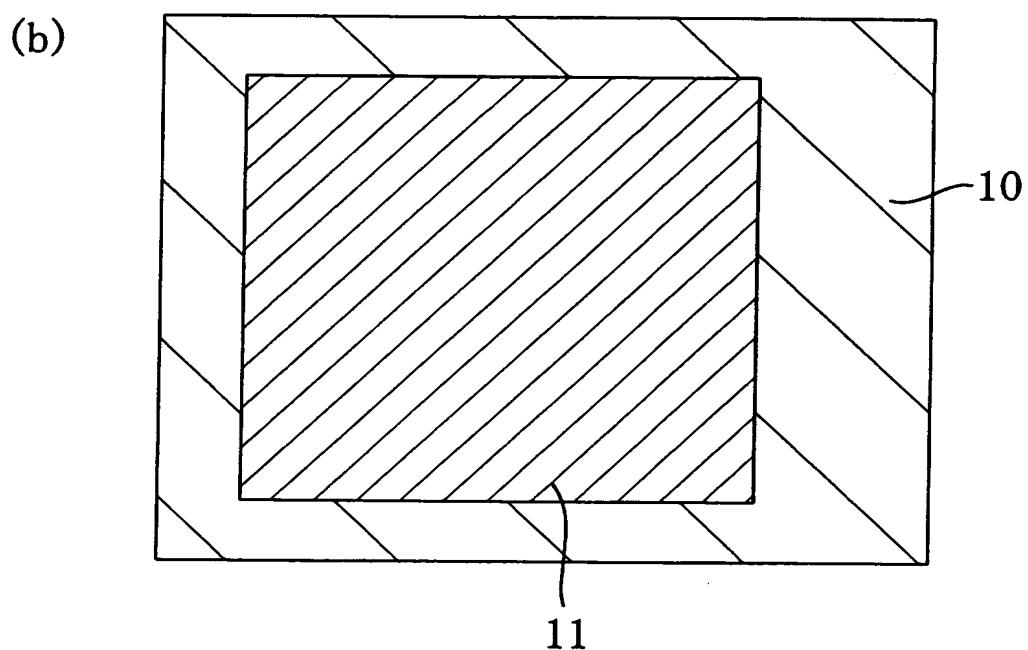
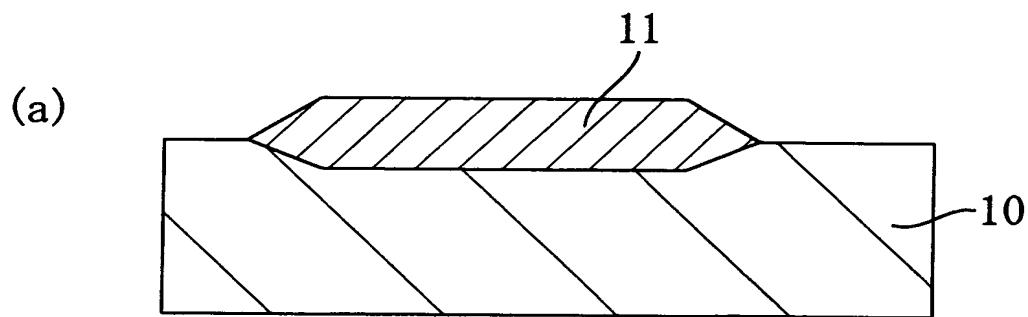
10 シリコン基板

11 空洞形成用絶縁膜（下地層）

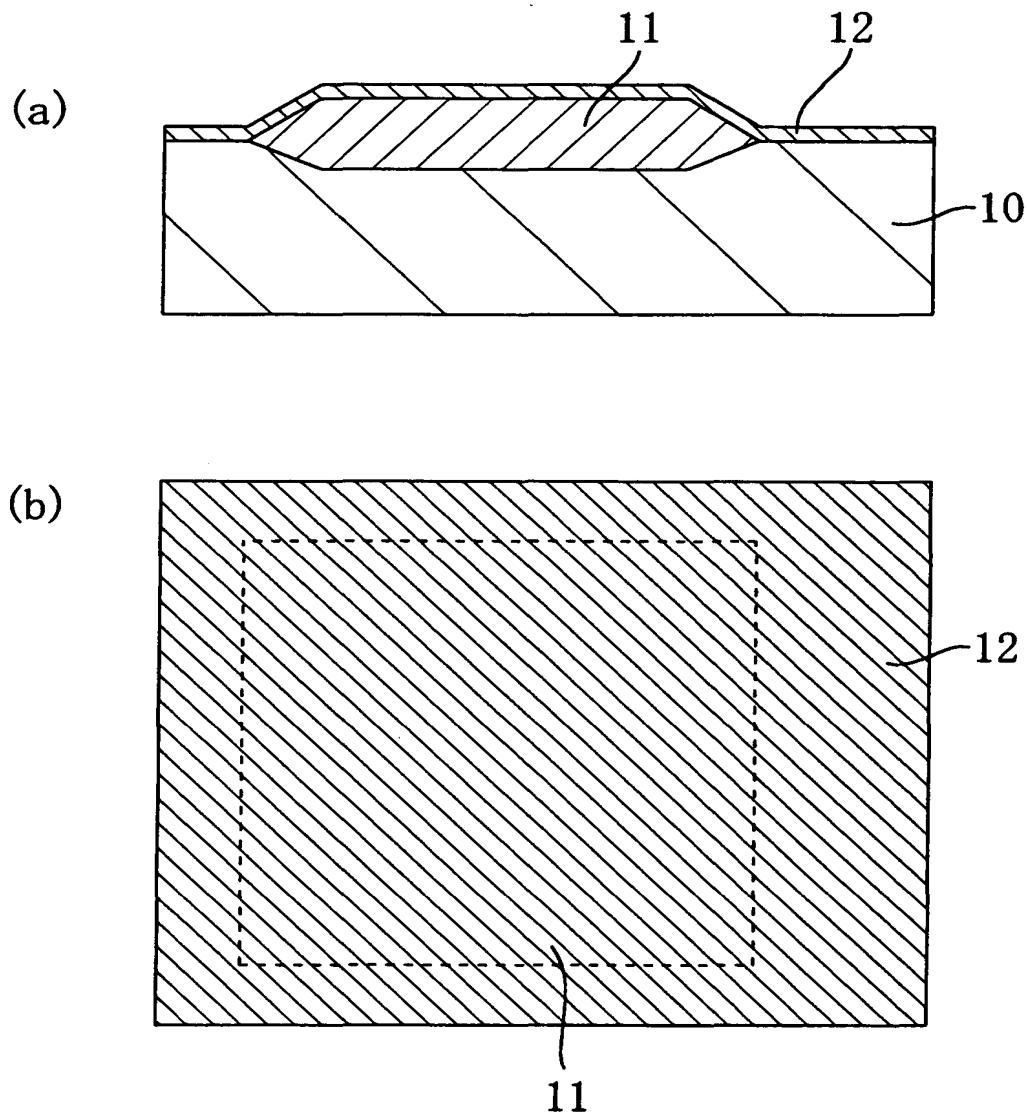
- 1 1 a 側壁部
- 1 1 b 柱
- 1 2 シリコン窒化膜（エッチングストッパー膜）
- 1 5 空洞形成用開口
- 1 6 x 仮空洞
- 1 6 A 最終空洞
- 2 0 シリコン酸化膜（化学的気相成長膜）
- 2 1 ポロメータ用抵抗体（センサ用膜）
- 2 4 層間絶縁膜（熱吸収膜）
- 2 5 配線
- 2 6 プラグ

【書類名】 図面

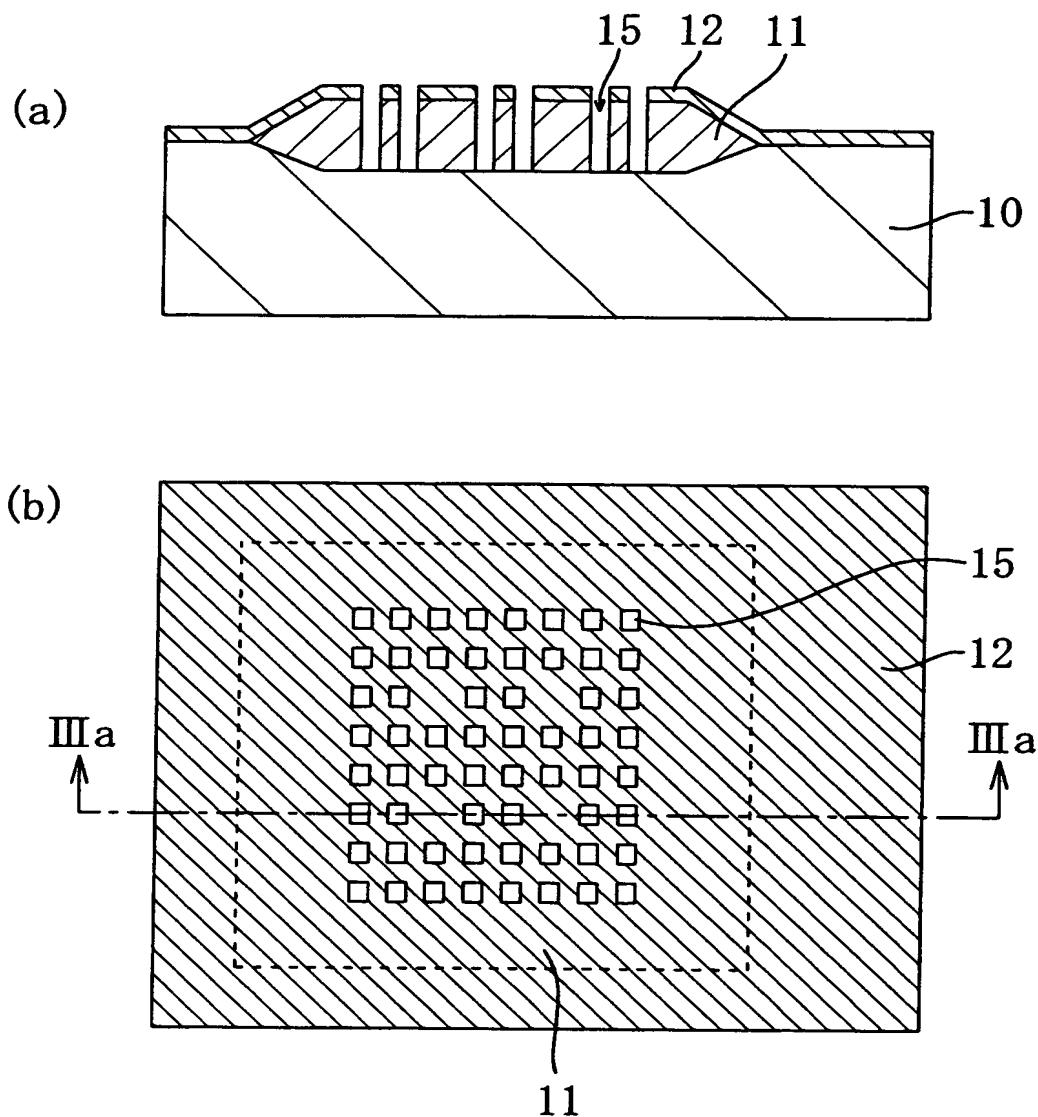
【図1】



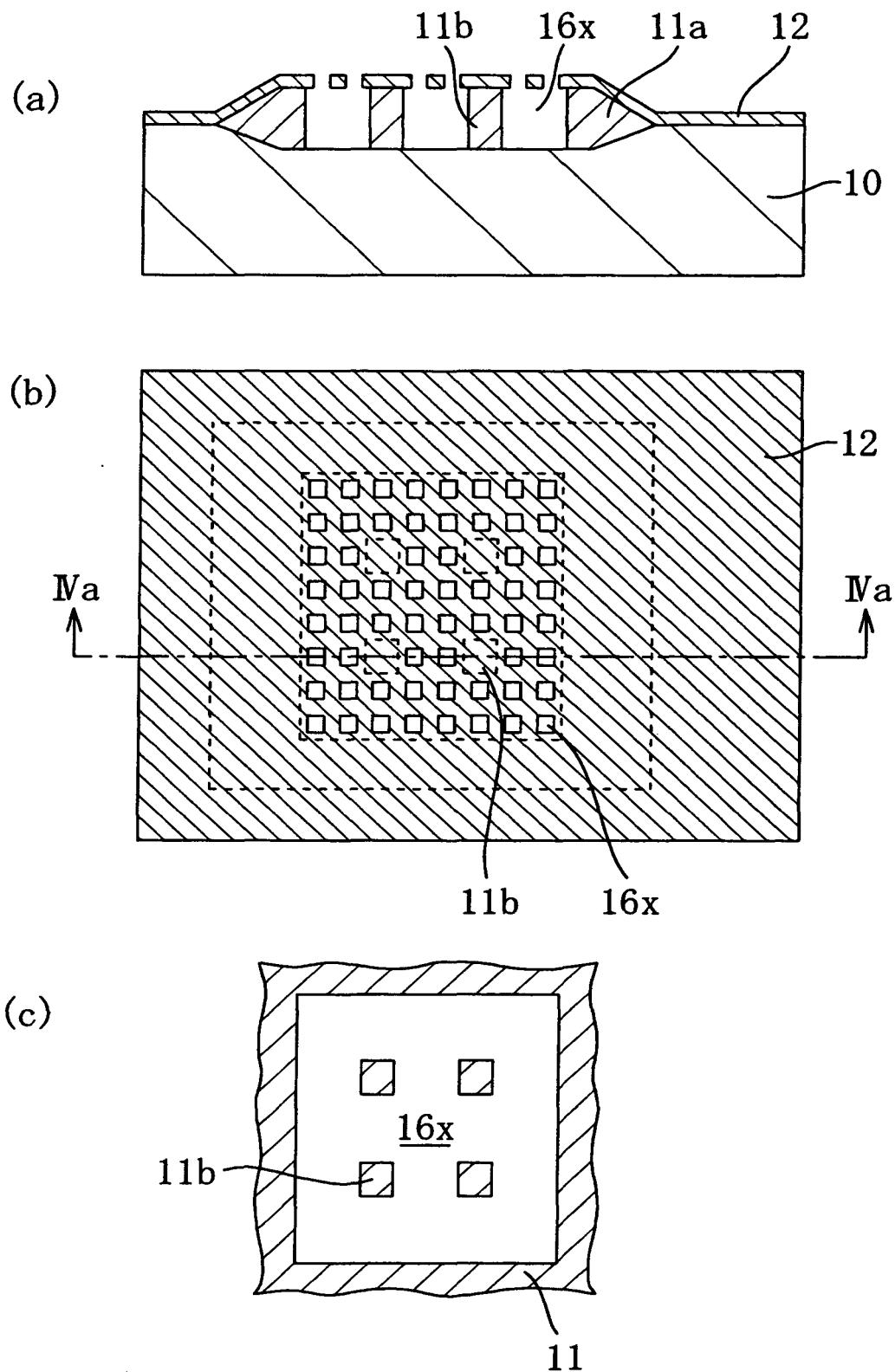
【図2】



【図3】

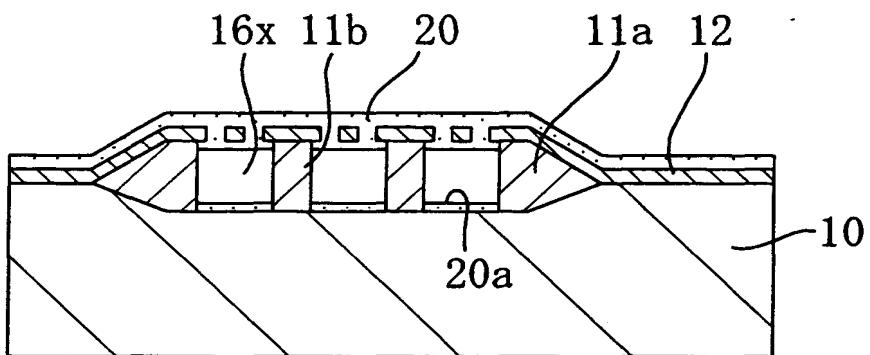


【図4】

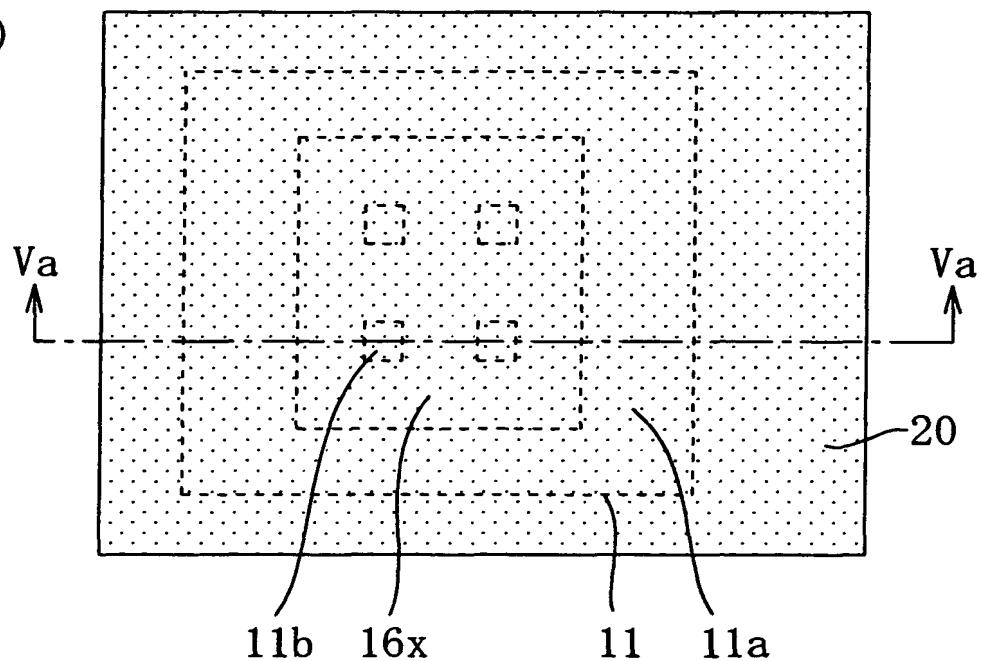


【図5】

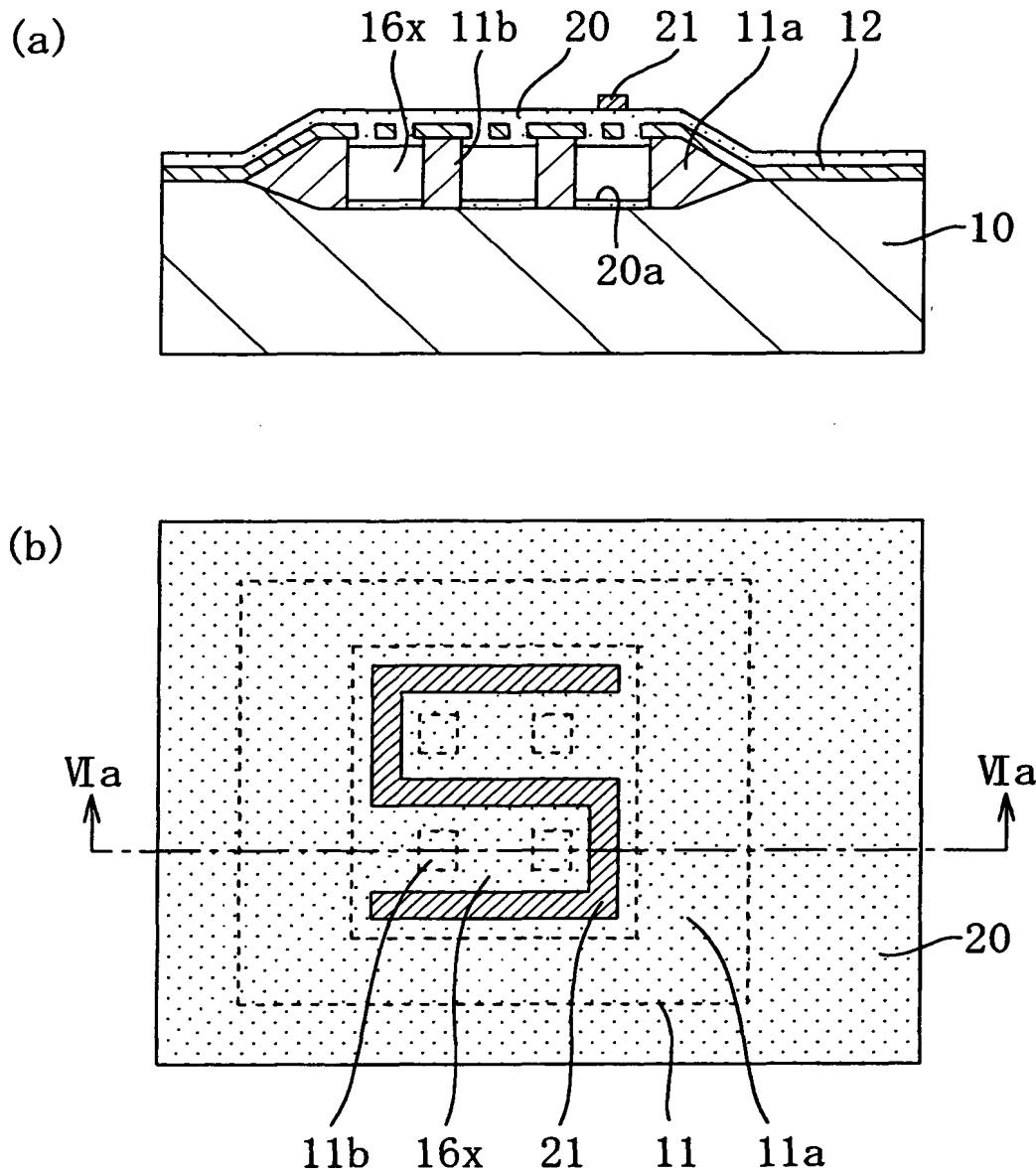
(a)



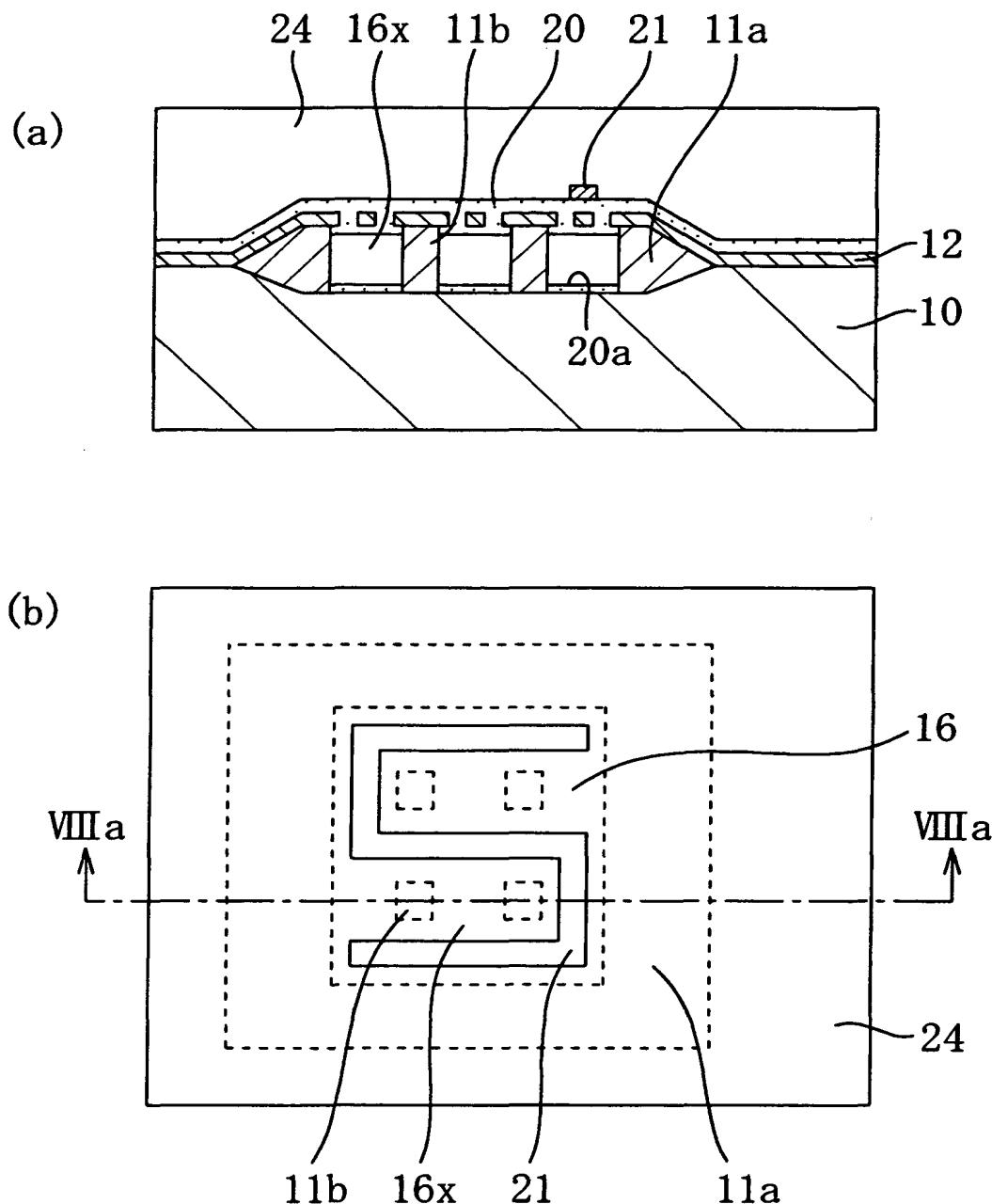
(b)



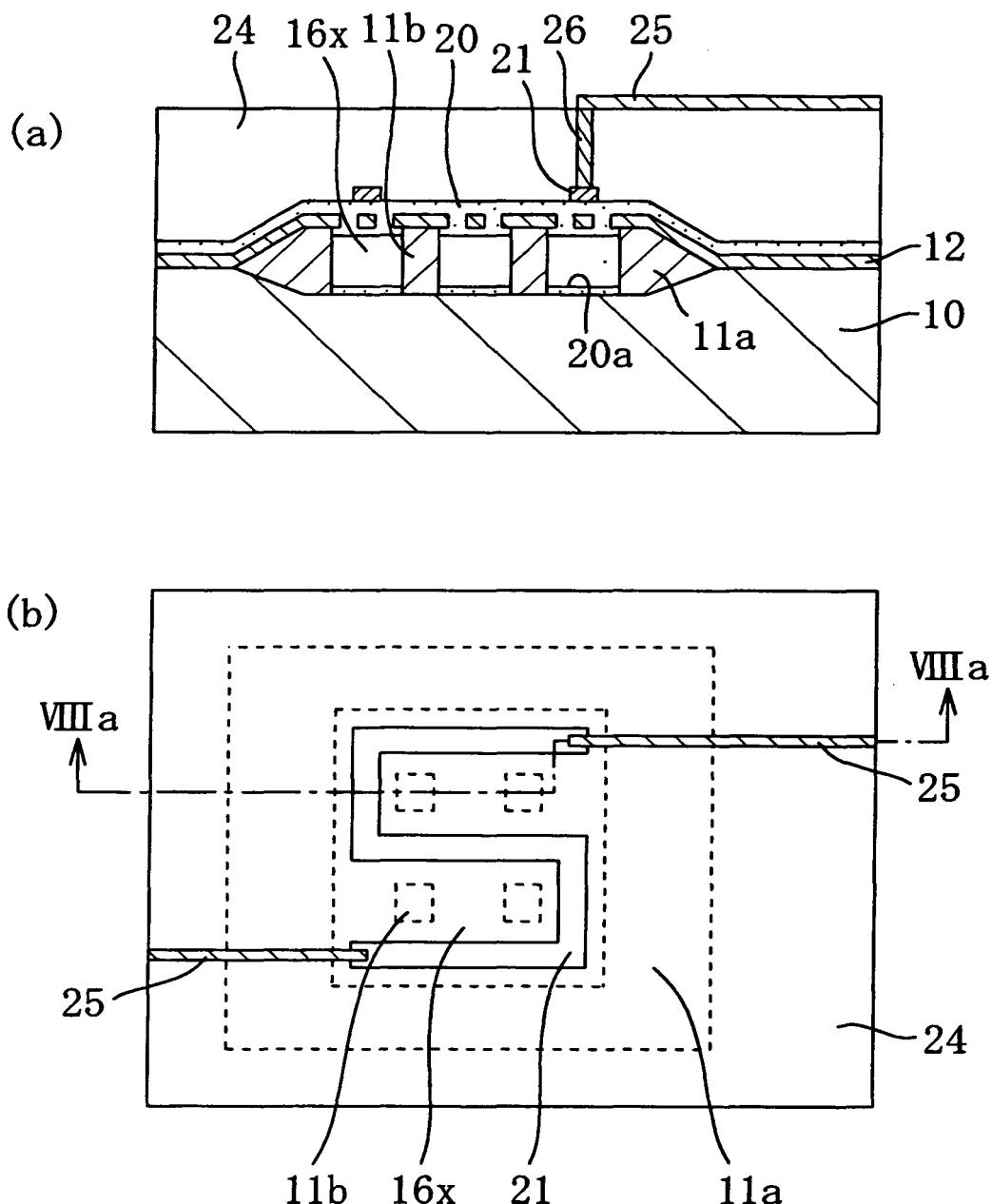
【図6】



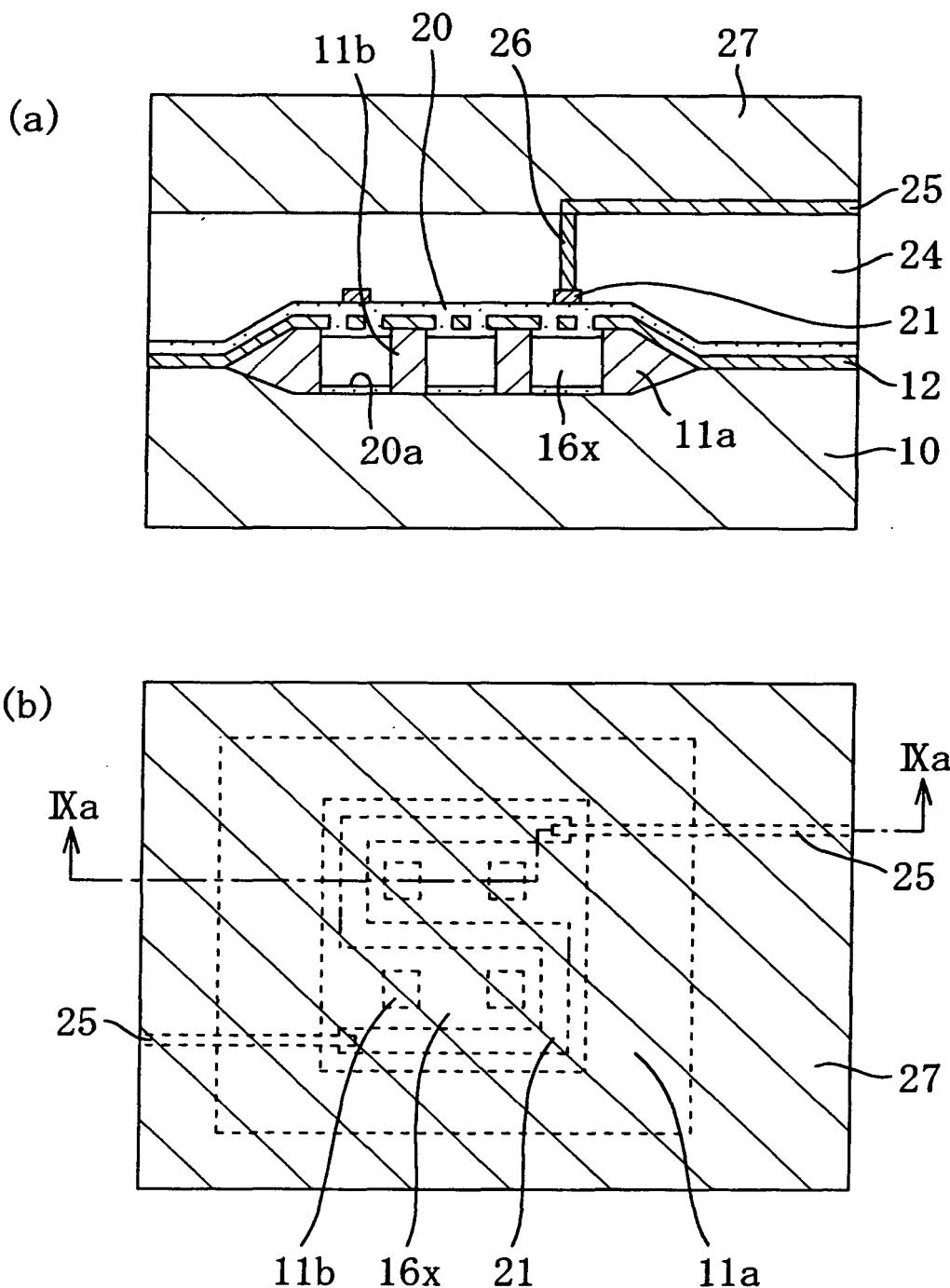
【図7】



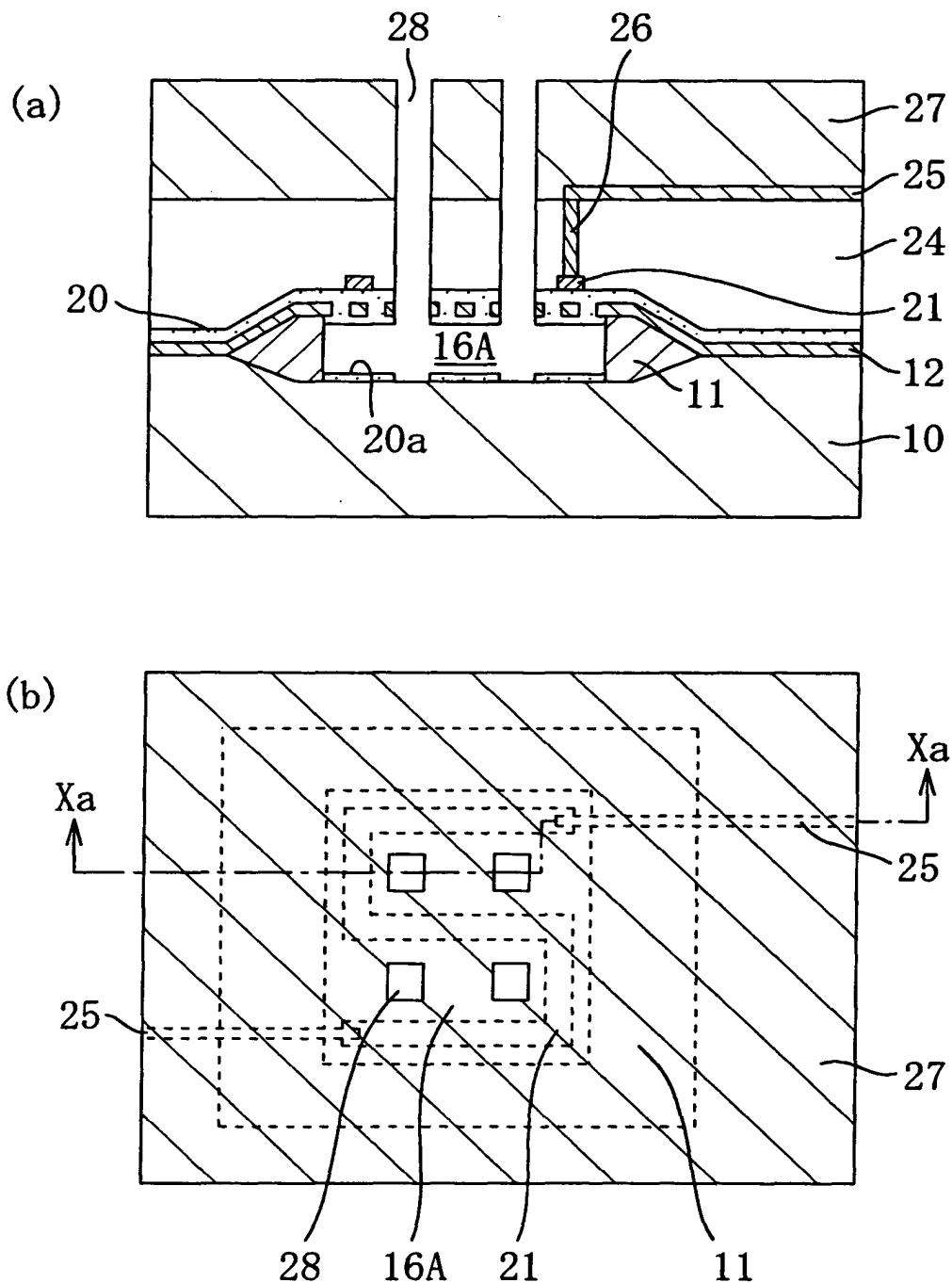
【図8】



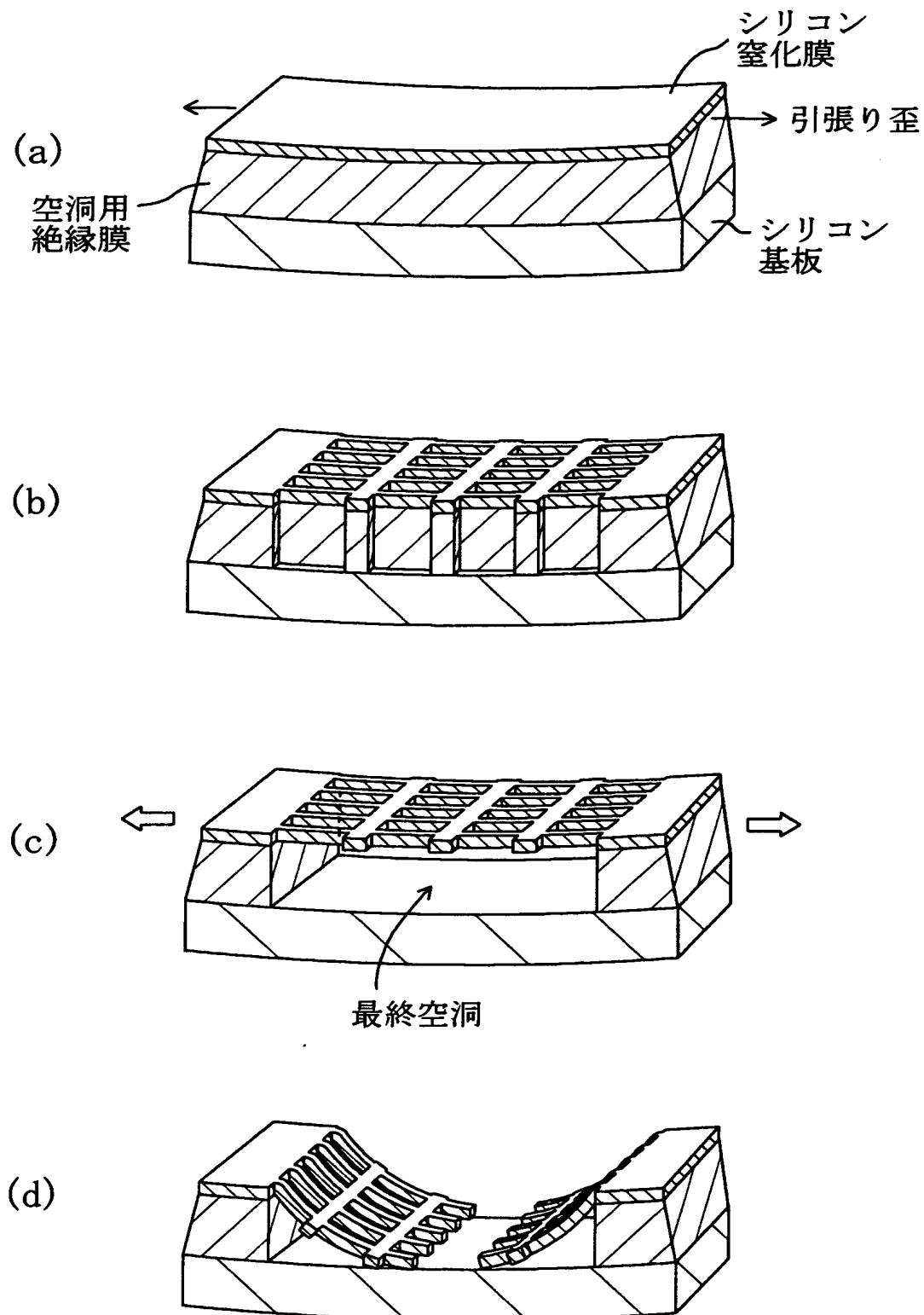
【図9】



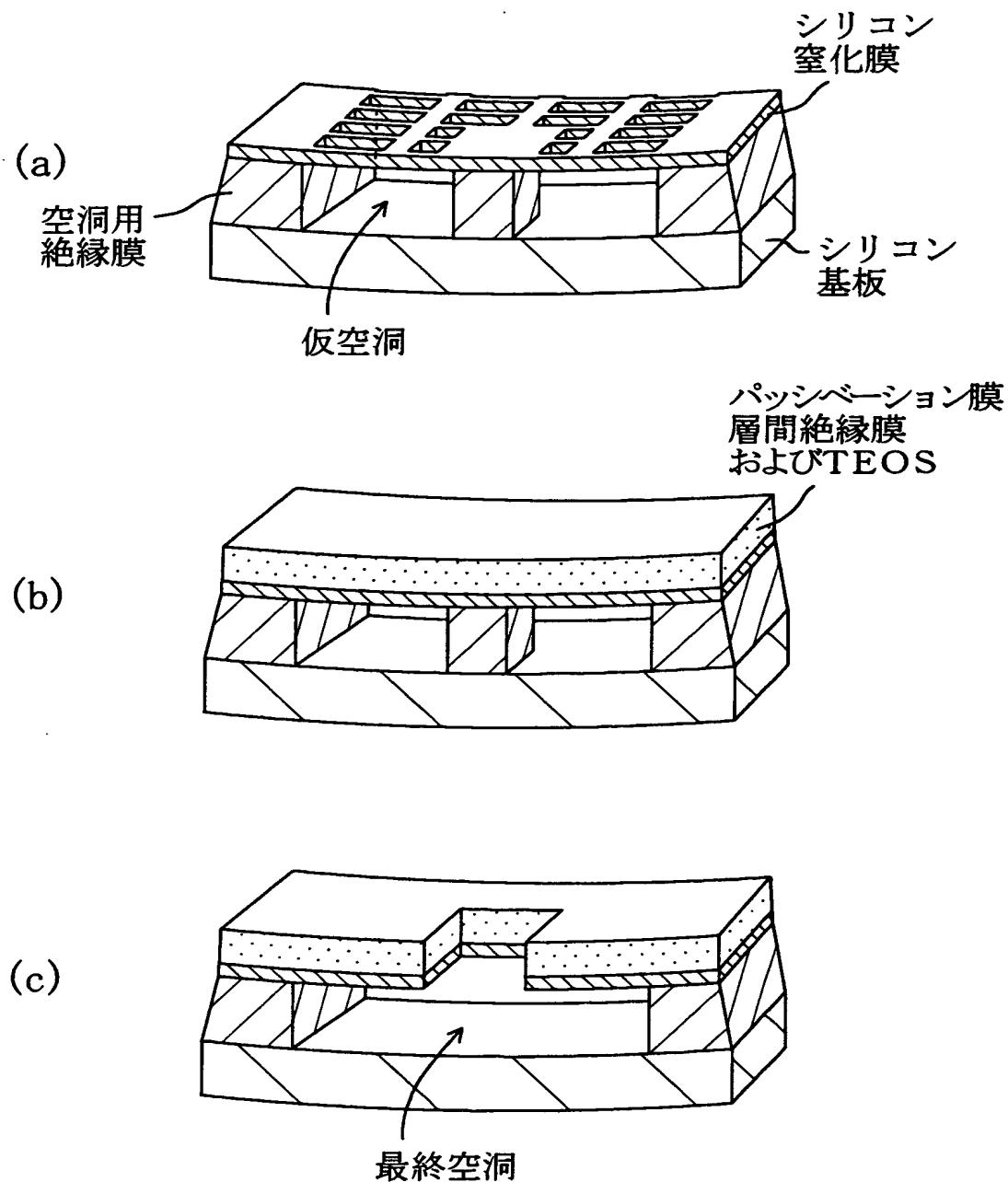
【図10】



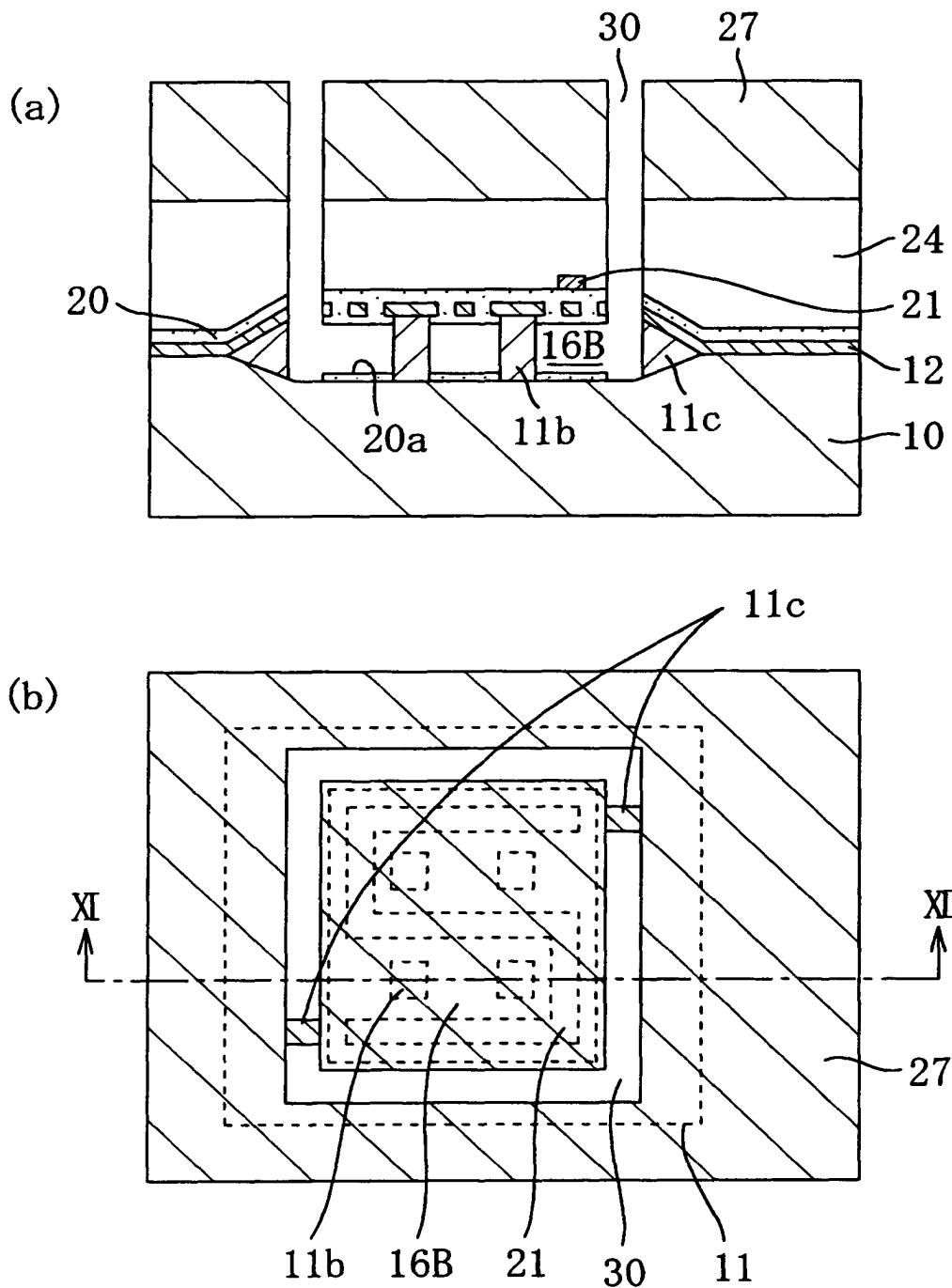
【図11】



【図12】

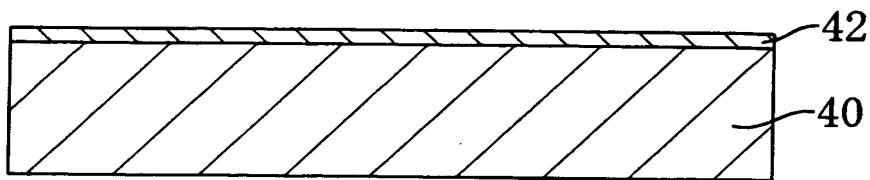


【図13】

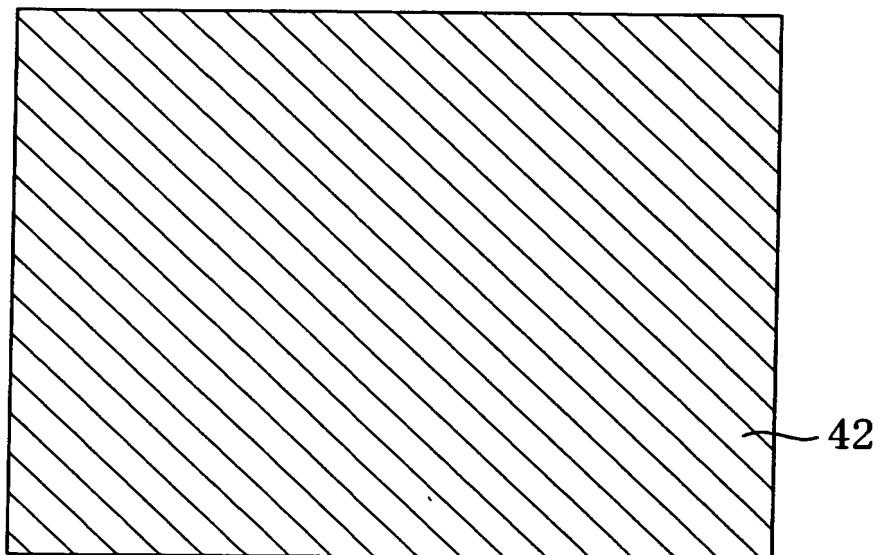


【図14】

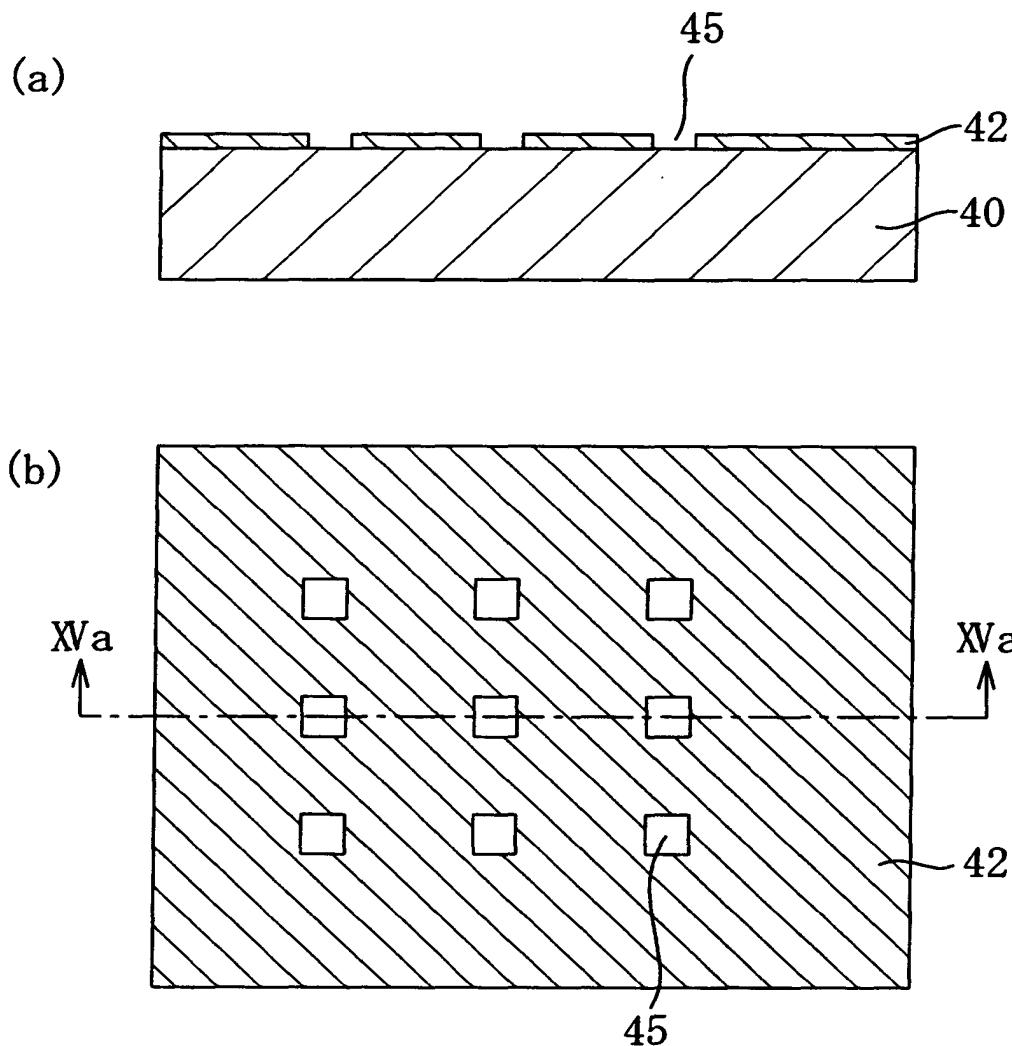
(a)



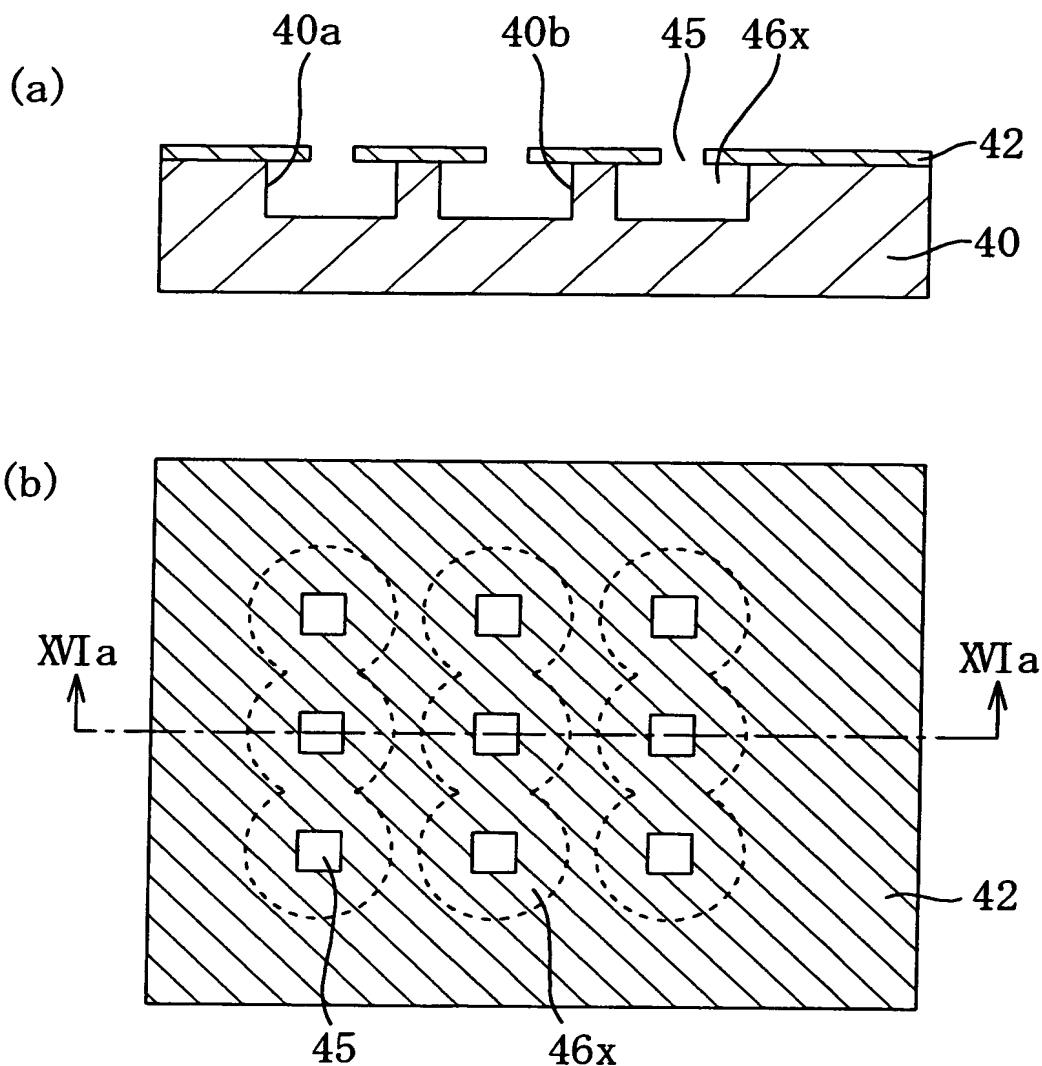
(b)



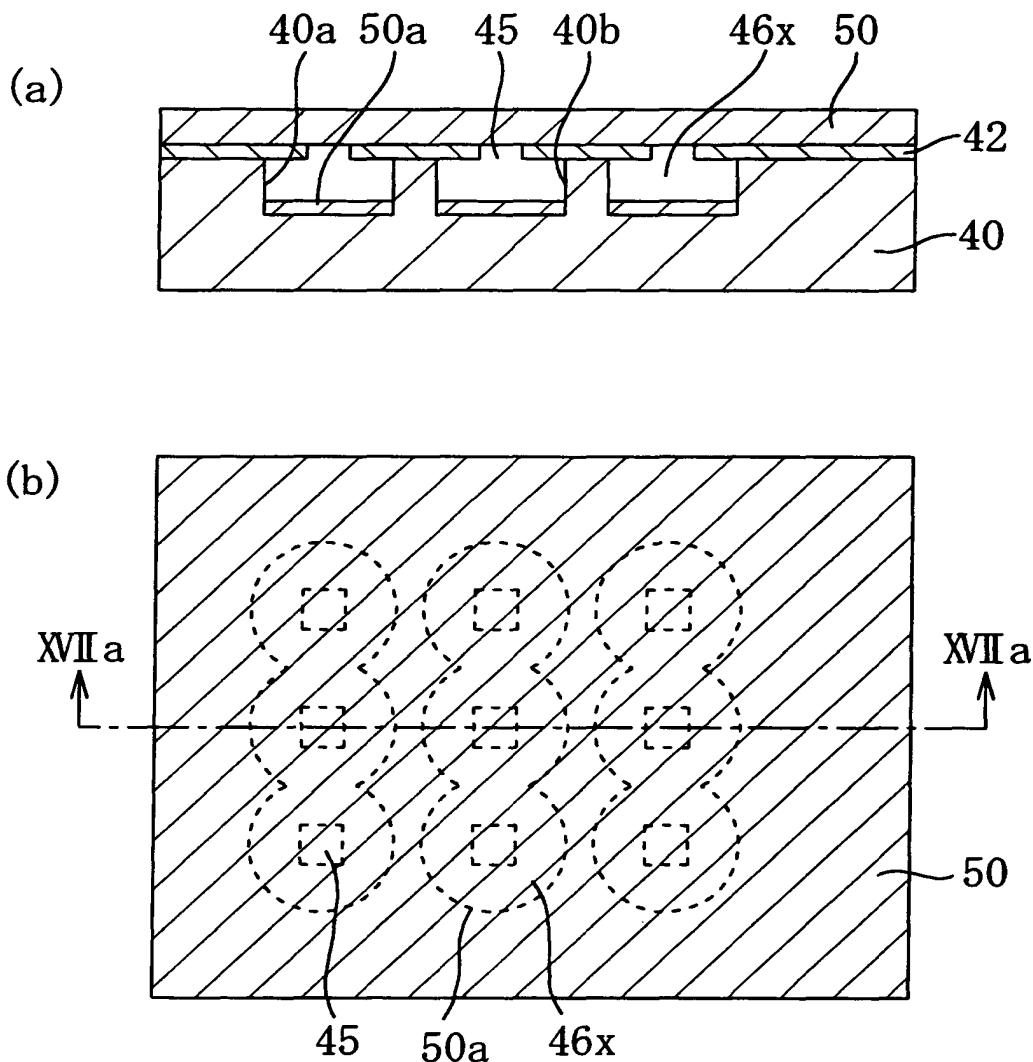
【図15】



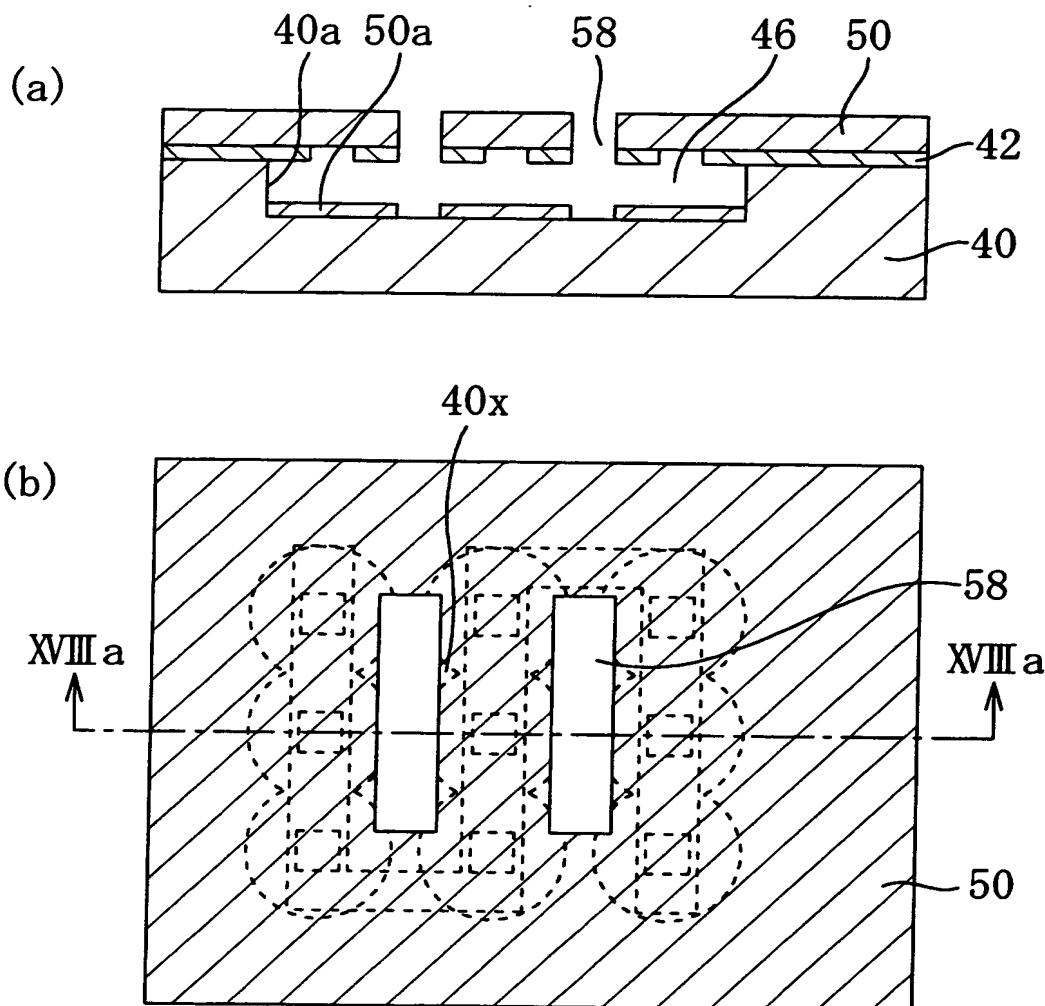
【図16】



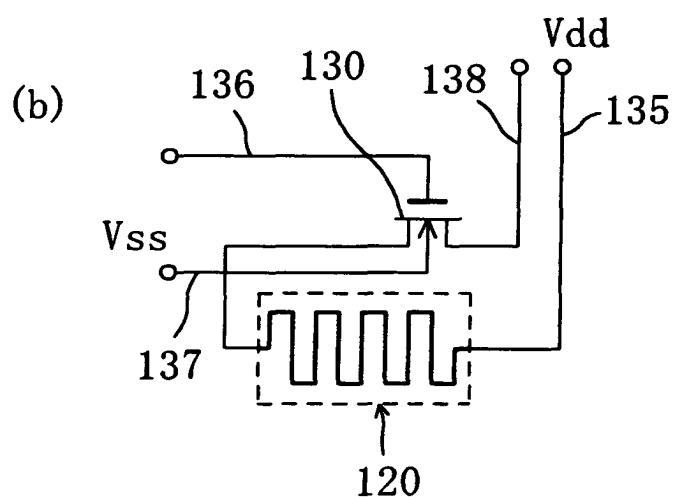
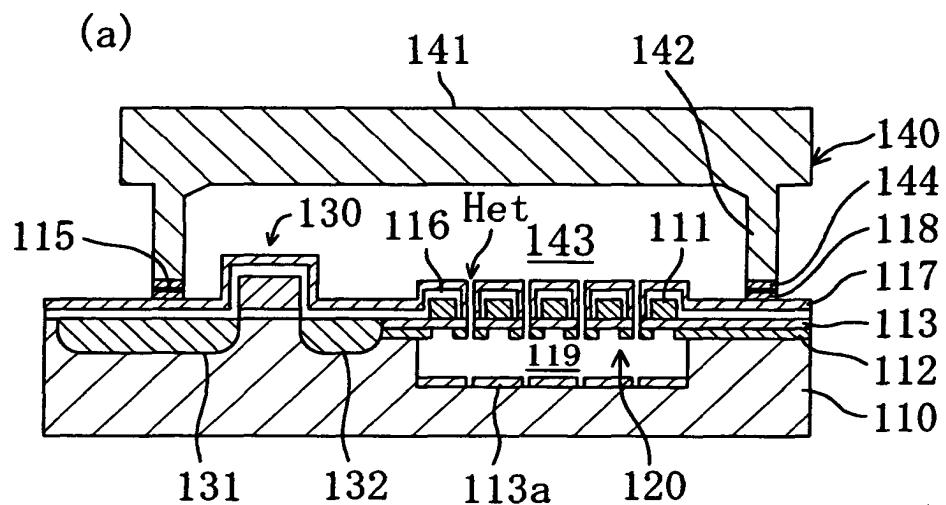
【図17】



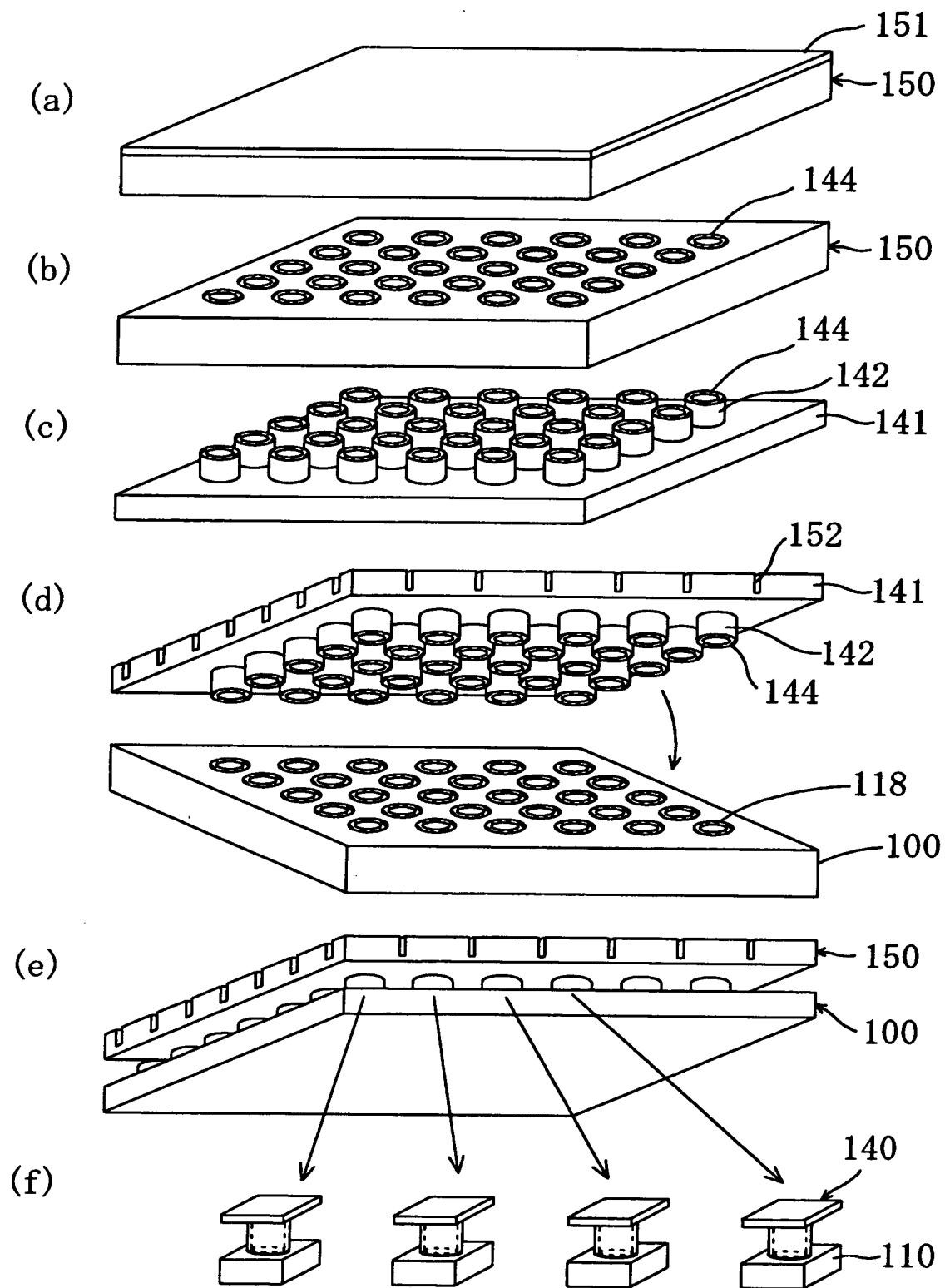
【図18】



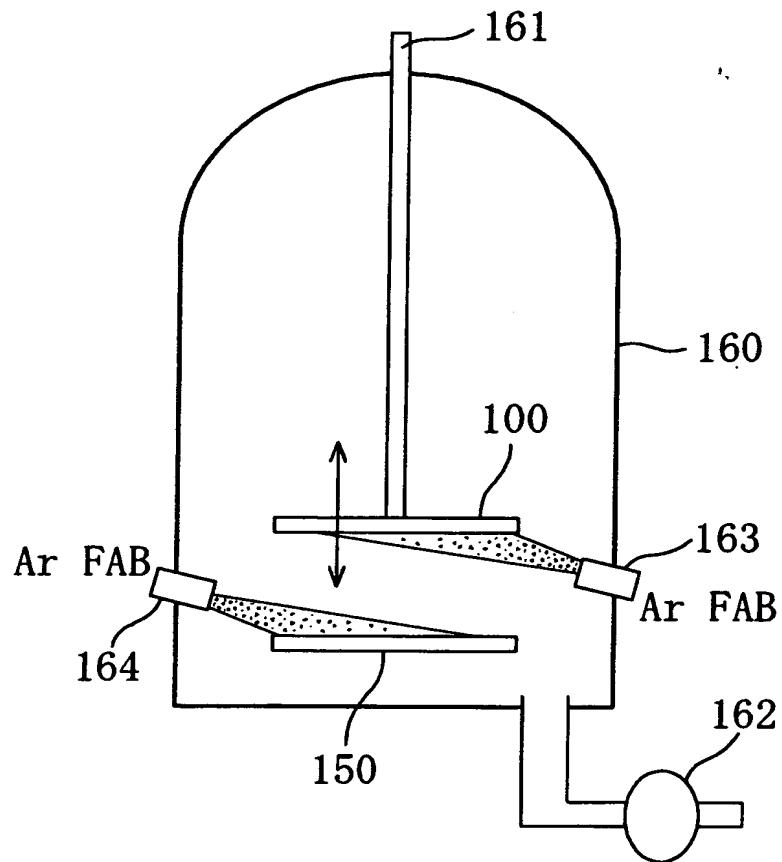
【図19】



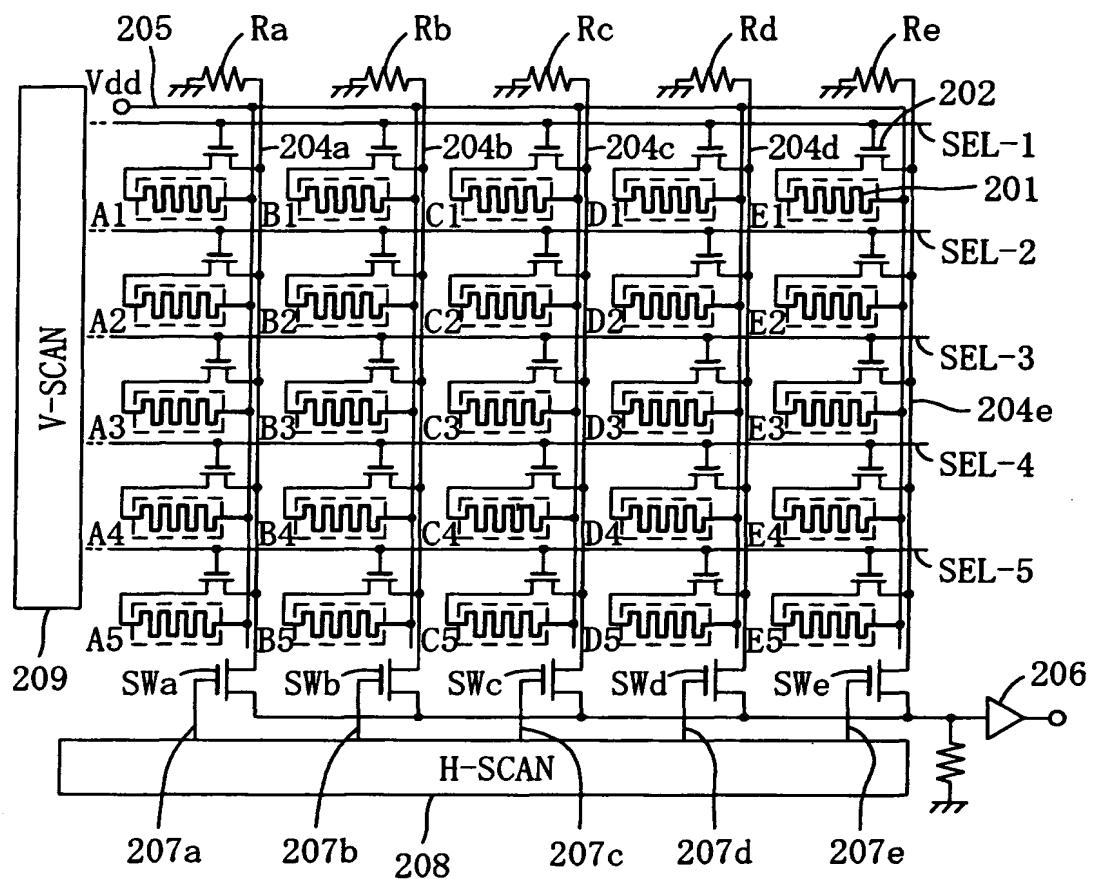
【図20】



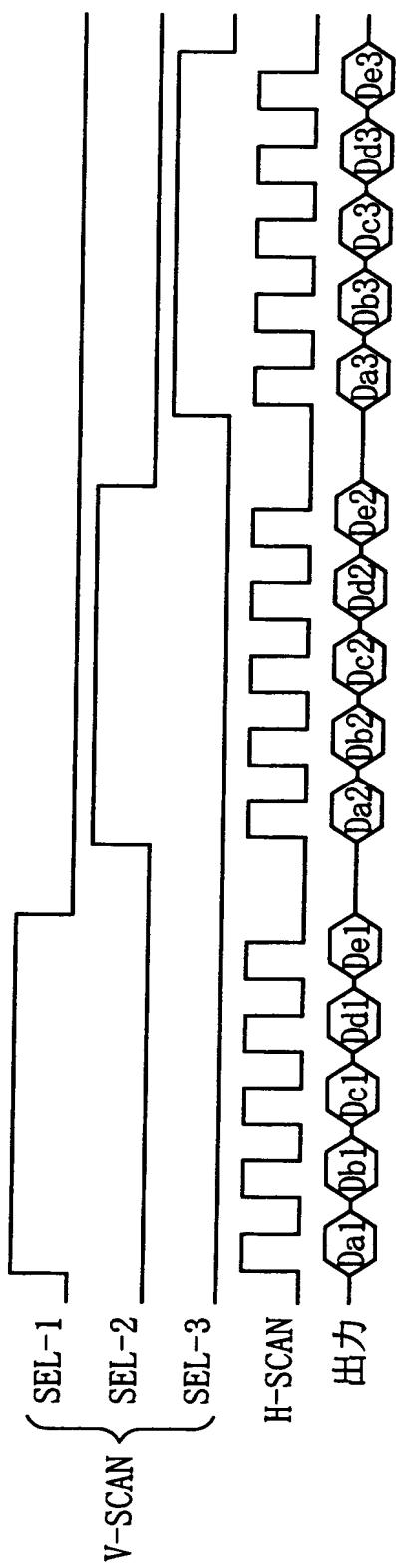
【図21】



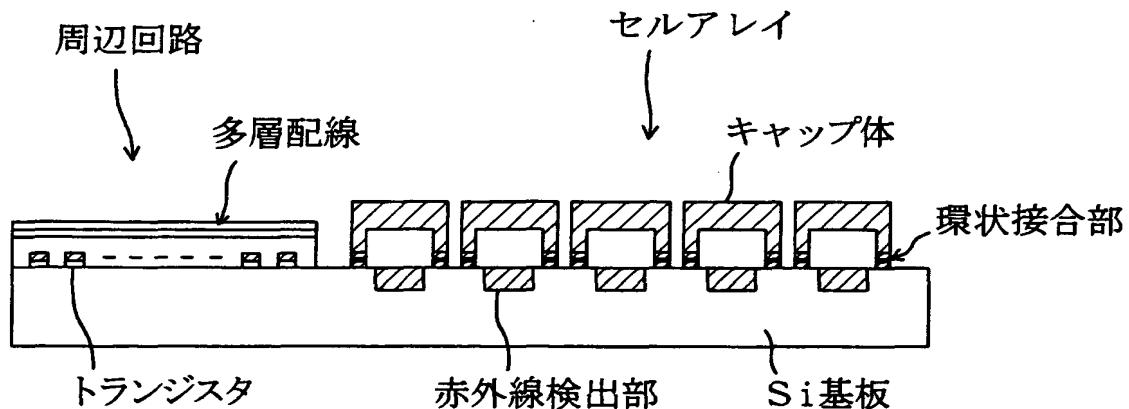
【図22】



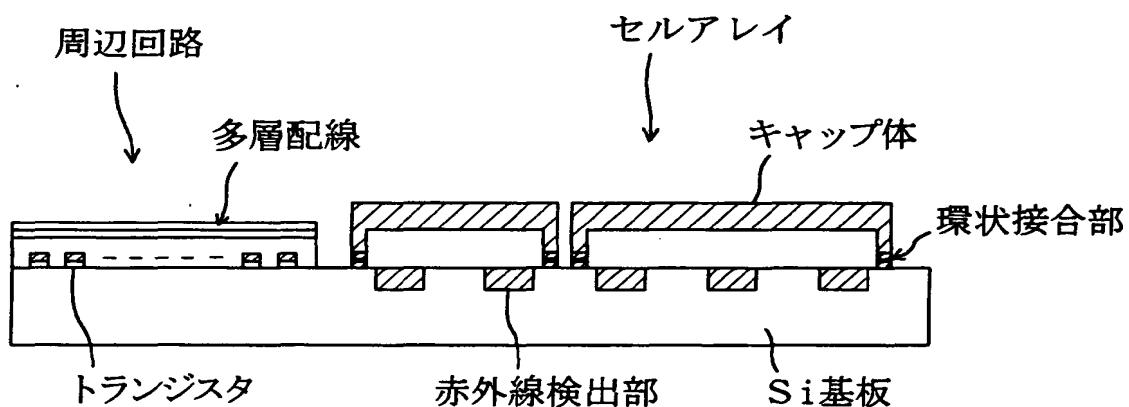
【図23】



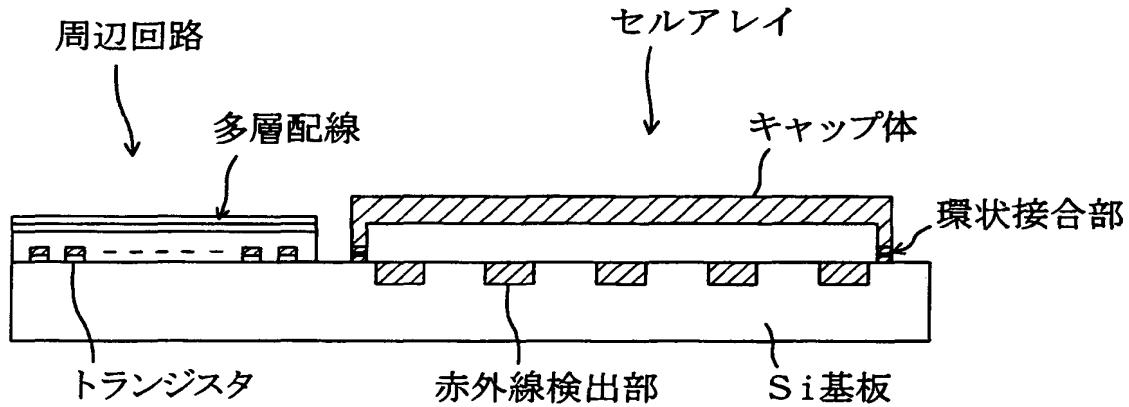
【図24】



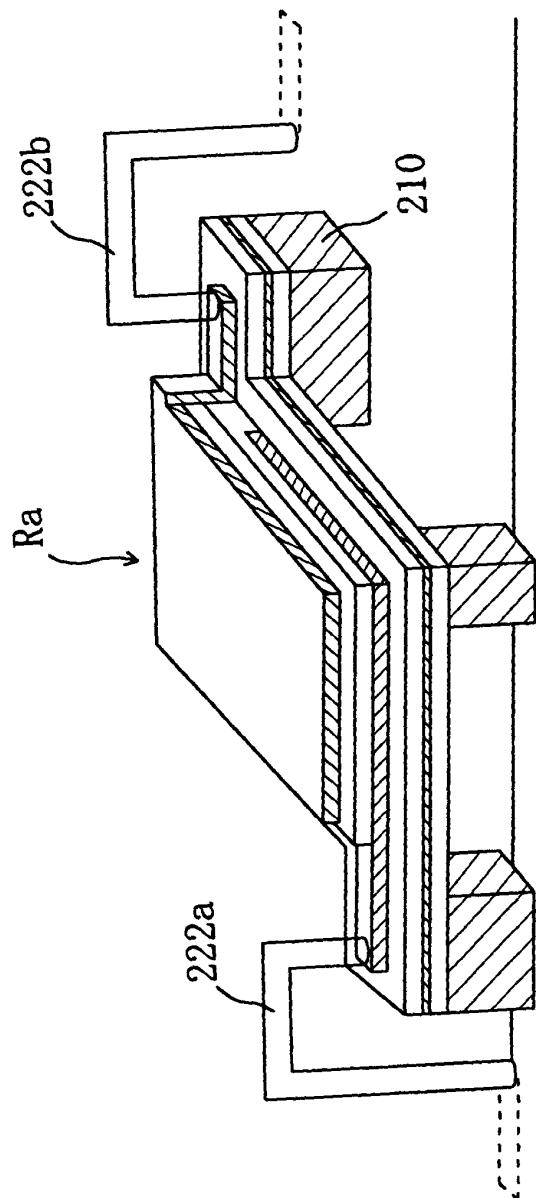
【図25】



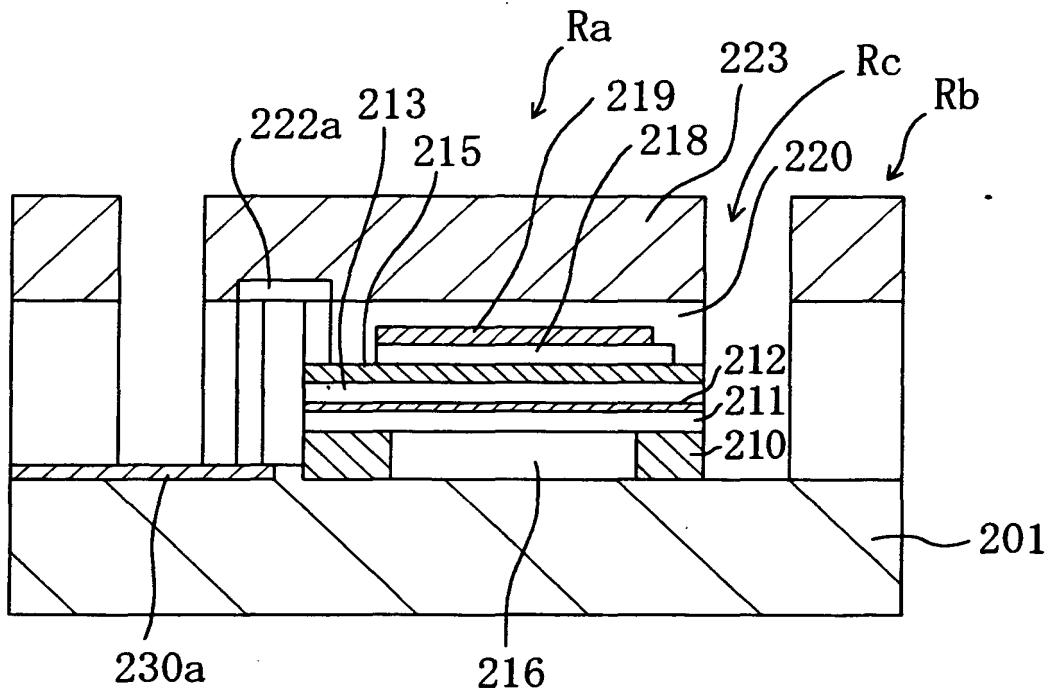
【図26】



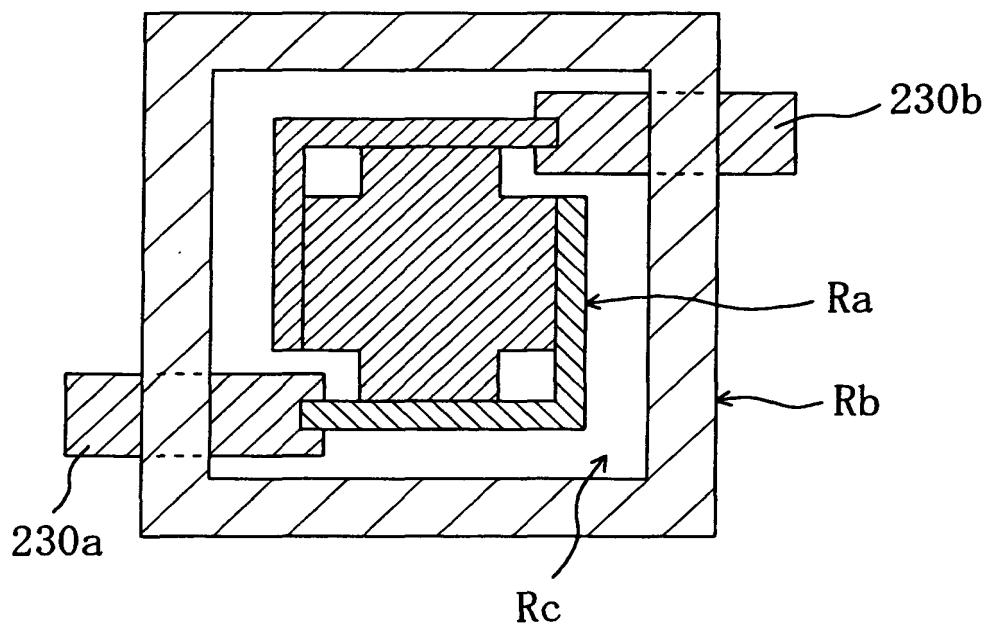
【図27】



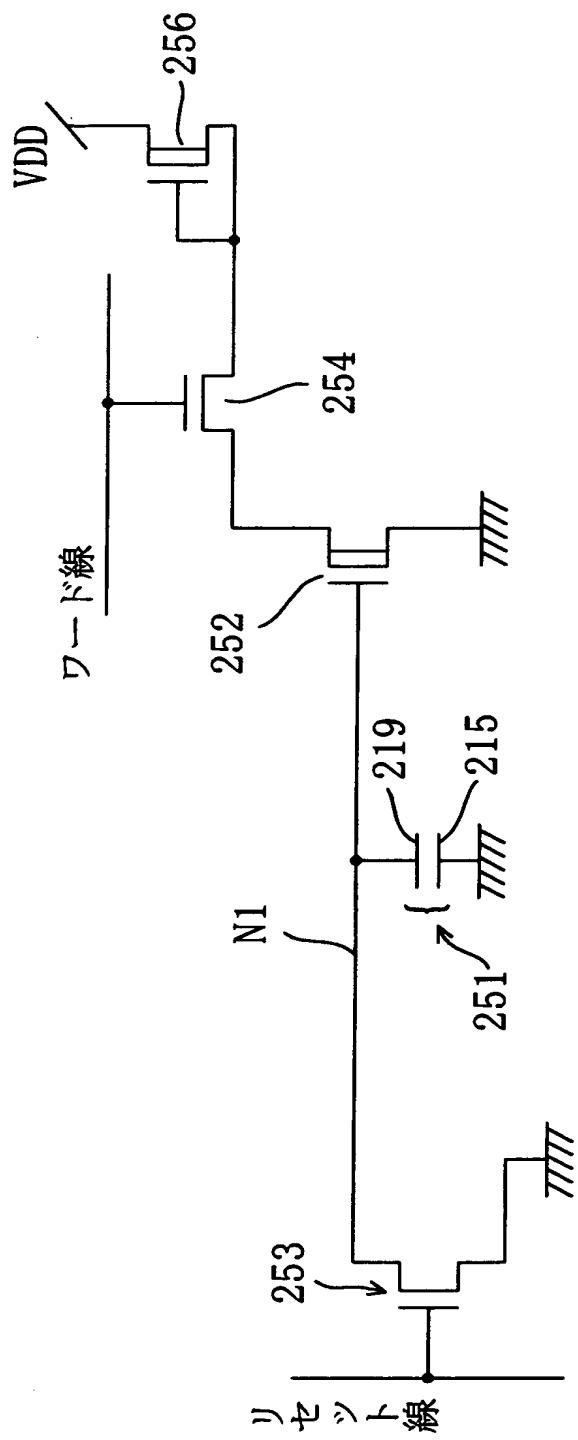
【図28】



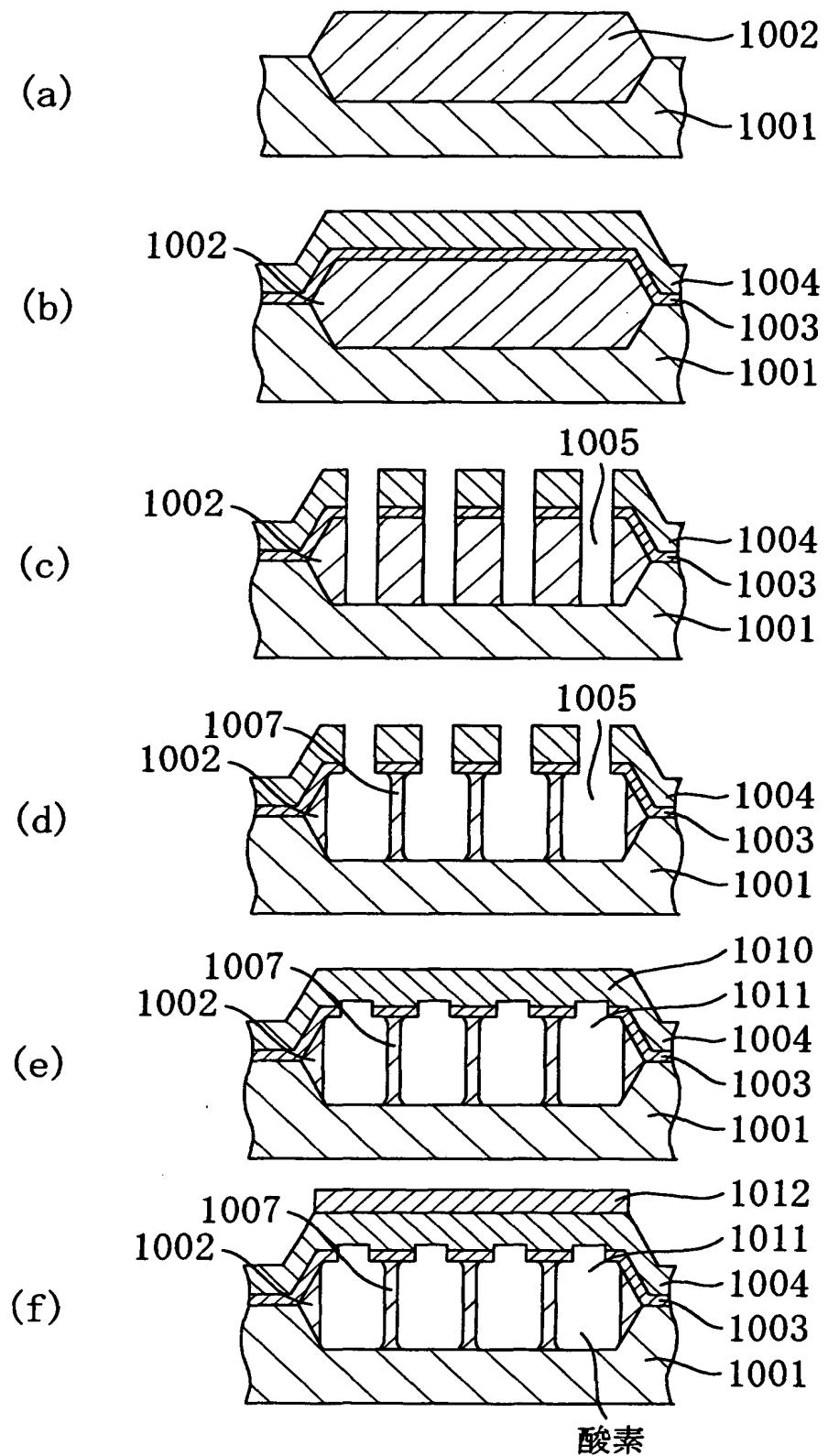
【図29】



【図30】



【図31】



【書類名】 要約書

【要約】

【課題】 空洞上にセンサ用膜を設けた電子デバイスの天井部の破断等を防止しつつ、感度の高いセンサを有する電子デバイスの製造方法を提供する。

【解決手段】 シリコン基板10にLOCOS膜からなる空洞用絶縁膜11を形成し、空洞用絶縁膜11の上にエッティングストッパー膜となるシリコン窒化膜12を形成する。シリコン窒化膜12に空洞形成用開口15を形成した後、ドライエッティングとウエットエッティングにより、柱11bを残した仮空洞16xを形成する。化学的気相成長膜であるシリコン酸化膜10により、シリコン窒化膜の開口を塞ぐ。これにより、低温での処理を可能として、空洞の天井部の破断等を回避する。その後、ボロメータ用抵抗体、層間絶縁膜、保護用絶縁膜などを堆積した後、ドライエッティングにより、柱11bを除去する。

【選択図】 図5

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地  
氏 名 松下電器産業株式会社